

PIC16F87X

Juego de Instrucciones

Descripción de los campos de los códigos de operación

Campo	Descripción
f	Nombre del registro comprendido entre las posiciones (0x00 a la 0x7F)
W	Registro de trabajo (Acumulador)
B	Número de bit de los 8 de un registro
K	Campo de un literal, dato constante o etiqueta
X	Valor indeterminado puede ser 0 ó 1
D	
Label	Nombre de etiqueta
TOS	Parte alta del Stack
PC	Contador de Programa
PCLATH	Latch parte alta del Contador de Programa
GIE	Bit de permiso global de interrupciones
WDT	Perro guardián (Watchdog Timer/Counter)
TO	Time-Out bit (Bit de tiempo fuera)
PD	Power-down bit (Bit de alimentación)
Dest	Destino
[]	Opciones
()	Contenido
→	Asignación
<>	Campo de un bit de un registro
ε	En el conjunto de

Constantes numéricas y alfanuméricas

TIPO	SINTAXIS	EJEMPLO
Decimal	D'<cantidad> d'<cantidad> . <cantidad>	movlw D'109' movlw d'109' movlw .109
Hexadecimal	H '<cantidad>' h '<cantidad>' 0x<cantidad> <cantidad>H <cantidad>h	movlw H'6D' movlw h'6D' movlw 0x6D movlw 6DH movlw 6Dh
Octal	O'<cantidad> o'<cantidad>	movlw O'155' movlw o'155'
Binario	B'<cantidad> b'<cantidad>	movlw B'01101101' movlw b'01101101'
ASCII	A'<carácter> a'<carácter> '<carácter>	movlw A'M' movlw a'M' movlw 'M'
"String"o Cadena de Caracteres	"<string>"	DT "Estudia DPE"

INSTRUCCIONES DE CARGA

NEMONICO	DESCRIPCIÓN	CÓDIGO DE OPERACIÓN	FLAGS AFECTADOS
clrf f	00 → (f)	00 0001 1fff ffff	Z
clrw	00 → (w)	00 0001 0xxx xxxx	Z
movf f,d	(f) → (destino)	00 1000 dfff ffff	Z
movlw k	K → (w)	11 00xx kkkk kkkk	Ninguno
movwf f	(W) → (f)	00 0000 1fff ffff	Ninguno

INSTRUCCIONES DE BIT

NEMONICO	DESCRIPCIÓN	CÓDIGO DE OPERACIÓN	FLAGS AFECTADOS
Bcf f,b	Pone a 0 el bit "b" del registro f	01 00 bb bfff ffff	Ninguno
Bsf f,b	Pone a 1 el bit "b" del registro f	01 01bb bfff ffff	Ninguno

INSTRUCCIONES ARITMÉTICAS

NEMONICO	DESCRIPCIÓN	CÓDIGO DE OPERACIÓN	FLAGS AFECTADOS
addlw k	$(W) + k \rightarrow (W)$	11 111x kkkk kkkk	C, DC, Z
addwf f,d	$(W)+(f) \rightarrow (\text{destino})$	00 0111 dfff ffff	C, DC, Z
decf f,d	$(f)-1 \rightarrow (\text{destino})$	00 0011 dfff ffff	Z
incf f,d	$(f) + 1 (\text{destino})$	00 1010 dfff ffff	Z
sublw k	$K - (w) \rightarrow W$	11 110x kkkk kkkk	C, DC, Z
subwf f,d	$(f) - (W) \rightarrow (\text{destino})$	00 0010 dfff ffff	C, DC, Z

INSTRUCCIONES LÓGICAS

NEMONICO	DESCRIPCIÓN	CÓDIGO DE OPERACIÓN	FLAGS AFECTADOS
andlw k	(W) AND k \rightarrow (W)	11 1001 kkkk kkkk	Z
andwf f,d	(W) AND (f) \rightarrow (destino)	00 0101 dfff ffff	Z
comf f,d	(/f) \rightarrow (destino)	00 1001 dfff ffff	Z
iorlw k	(W) OR k \rightarrow (W)	11 1001 dfff ffff	Z
iorwf f,d	(W) OR (f) \rightarrow (destino)	00 0100 dfff ffff	Z
rlf f,d	Rota f a la izquierda a través del Carry \rightarrow (destino)	00 1101 dfff ffff	C
rrf f,d	Rota f a la derecha a través del Carry \rightarrow (destino)	00 1100 dfff ffff	C
swapf f,d	Intercambia los nibbles de f \rightarrow (destino)	00 1110 dfff ffff	Ninguno
xorlw k	(W) XOR k \rightarrow (W)	11 1010 kkkk kkkk	Z
xorwf f,d	(W) XOR (f) \rightarrow (destino)	00 0110 dfff ffff	Z

INSTRUCCIONES DE SALTO

NEMONICO	DESCRIPCIÓN	CÓDIGO DE OPERACIÓN	FLAGS AFECTADOS
btfsc f,b	Salta si el bit “b” del “f” es 0	01 10bb bfff ffff	Ninguno
btfss f,b	Salta si el bit “b” del “f” es 1	01 11bb bfff ffff	Ninguno
decfsz f,d	(f)-1 → destino y salta si es 0	00 1011 dfff ffff	Ninguno
incfsz f,d	(f)+1 → destino y salta si es 0	00 1111 dfff ffff	Ninguno
goto k	Salta a la dirección “k”	10 1kkk kkkk kkkk	Ninguno
call k	Llamada a subrutina	10 0kkk kkkk kkkk	Ninguno
retfie	Retorno de interrupción	00 0000 0000 1001	Ninguno
retlw	Retorno con un literal en W	11 01xx kkkk kkkk	Ninguno
return	Retorno de una subrutina	00 0000 0000 1000	Ninguno

INSTRUCCIONES ESPECIALES

NEMONICO	DESCRIPCIÓN	CÓDIGO DE OPERACIÓN	FLAGS AFECTADOS
Clrwdt	Borra Timer del Watchdog	00 0000 0110 0100	/TO, /PD
Nop	No operar	00 0000 0xx0 0000	Ninguno
sleep	Entra en modo bajo consumo	00 0000 0110 0011	/TO, /PD

ADDLW		ADDLW
ADD Literal to W		
Operación	$(W) + k \rightarrow (W)$	
Sintaxis	[Etiqueta] ADDLW k	
Operadores	$0 \leq k \leq 255$	
Cod.Oper.	0001 11df ffff	
Palabras	1	
Ciclos	1	
Descripción	<p>Añade el contenido del registro W al literal k, y almacena el resultado en W.</p> <p>Nota.- Esta instrucción no existe en el PIC 16C5X</p>	

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	X	X

ADDWF		ADDWF
ADD W to F		
Operación	$(W) + (f) \rightarrow (\text{destino})$	
Sintaxis	[Etiqueta] ADDWF f,d	
Operadores	$0 \leq f \leq 127$ $d \in \{0,1\}$	
Palabras	1	
Ciclos	1	
Descripción	Añade el contenido del registro W al contenido del registro f , y almacena el resultado en W si $d = 0$, y en el registro f si $d = 1$.	

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	X	X

ANDLW

ANDLW

AND Literal and W

Operación	$(W).AND.(k) \rightarrow (W)$
Sintaxis	[Etiqueta] ANDLW k
Operadores	$0 \leq f \leq 255$
Palabras	1
Ciclos	1
Descripción	Efectúa la operación AND lógico entre el contenido del registro W y el literal k , y almacena el resultado en W .

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

ANDWF		ANDWF
AND W wind F		
Operación	(W) AND (f) ----> (destino)	
Sintaxis	[Etiqueta] ANDWF f,d	
Operadores	$0 \leq f \leq 127$ $d \in \{0,1\}$	
Palabras	1	
Ciclos	1	
Descripción	Efectúa la operación AND lógico entre el contenido del registro W y el contenido del registro f , y almacena el resultado en W si d = 0 , y en f si d = 1 .	

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

BSF**BSF**

Bit Set f

Operación	$1 \rightarrow (f \langle b \rangle)$
Sintaxis	[Etiqueta] BSF f,b
Operadores	$0 \leq f \leq 127$ $0 \leq b \leq 7$
Palabras	1
Ciclos	1
Descripción	Pone a 1 el bit b del registro f

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

BTFSC

BTFSC

Bit Test, f Skip if Clear

Operación

skip if (f) = 0

Sintaxis

[Etiqueta] BTFSC f,b

Operadores

$0 \leq f \leq 127$
 $0 \leq b \leq 7$

Palabras

1

Ciclos

1 (2)

Descripción

Si el bit número **b** del registro **f** es nulo, la instrucción que sigue a ésta se ignora y se trata como un NOP (skip). En este caso, y sólo en este caso, la instrucción BTFSC precisa dos ciclos para ejecutarse.

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

CLRf**CLRf**

clear f

Operación

00h → f
1 → Z

Sintaxis

[Etiqueta] CLRf f

Operadores

 $0 \leq f \leq 127$

Palabras

1

Ciclos

1

Descripción

Se borra el contenido del registro **f** y el flag **Z** se activa

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	1	-	-

CLR W

CLR W

Clear W

Operación

00h \rightarrow (W)
1 \rightarrow Z

Sintaxis

[Etiqueta] CLR W

Operadores

No tiene

Palabras

1

Ciclos

1

Descripción

El registro de trabajo **W** se carga con 00h. El flag **Z** se pone a 1

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	1	-	-

CLRWDT

CLRWDT

Clear Watchdog Timer

Operación	<p>00h → WDT 0 → WDT preescaler 1 → $\overline{T0}$ 1 → \overline{PD}</p>
Sintaxis	[Etiqueta] CLRWDT
Operadores	No tiene
Palabras	1
Ciclos	1
Descripción	Se borra tanto el registro WDT (Watchdog) como su preescaler. Los bits T0 y PD del registro de estado se ponen a "1".

Status

PA2	PA1	PA0	$\overline{T0}$	\overline{PD}	Z	DC	C
-	-	-	1	1	-	-	-

COMF**COMF**

Complement f

Operación

 $\overline{f} \rightarrow (\text{dest})$

Sintaxis

[Etiqueta] COMF f,d

Operadores

 $0 \leq f \leq 127$
 $d \in [0,1]$

Palabras

1

Ciclos

1

Descripción

Hace el complemento del contenido del registro **f** bit a bit. El resultado se almacena en el registro **f** si **d** = **1** y en el registro **W** si **d** = **0**, en este caso **f** no varía.

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

DECF		DECF
Decrement f		
Operación	(f)-1 --> (dest)	
Sintaxis	[Etiqueta] DECF f,d	
Operadores	$0 \leq f \leq 127$ $d \in \{0,1\}$	
Palabras	1	
Ciclos	1	
Descripción	Se decrementa el contenido del registro f en una unidad. El resultado se almacena en f si d=1 y en W si d=0 , en este caso f no varía.	

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

DECFSZ

DECFSZ

Decrement f , Skip if 0

Operación	(f) -1 --> (dest) ; skip if result =0
Sintaxis	[Etiqueta] DECFSZ f,d
Operadores	$0 \leq f \leq 31$ $d \in [0,1]$
Palabras	1
Ciclos	1 (2)
Descripción	<p>Decrementa el contenido del registro f en una unidad, el resultado se almacena en f si d=1 y en W si d=0, en este caso, f no varía. Si el resultado es cero, se ignora la siguiente instrucción y, en ese caso la instrucción tiene una duración de dos ciclos.</p>

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

GOTO

GOTO

Go to direccion

Operación

$K \rightarrow PC \langle 10:0 \rangle$
 $(PCLATH \langle 4:3 \rangle) \rightarrow (PC \langle 12:11 \rangle)$

Sintaxis

[Etiqueta] GOTO k

Operadores

$0 \leq k \leq 2047$

Palabras

1

Ciclos

2

Descripción

Salto incondicional, normalmente se utiliza para llamar a la subrutina situada en la dirección que se carga en PC.
El modo de cálculo de la instrucción caga de bit 0 al 10 del valor de la constante k en el PC y los bits 4 y 3 del registro PCLATH

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

INCF		INCF
Increment f		
Operación	$(f) + 1 \rightarrow (\text{dest})$	
Sintaxis	[Etiqueta] INCF f,d	
Operadores	$0 \leq f \leq 127$ $d \in [0,1]$ $(f) + 1 \rightarrow (\text{dest})$	
Palabras	1	
Ciclos	1	
Descripción	Se incrementa en una unidad el contenido del registro f , si d=1 el resultado se almacena en f , si d=0 el resultado se almacena en W , en este caso el resultado de f no varía.	

Status

PA2	PA1	PA0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C
-	-	-	-	-	X	-	-

INCFSZ**INCFSZ**

Increment f, SKIP if 0

Operación	$(f) + 1 \rightarrow (\text{dest})$, skip if result = 0
Sintaxis	[Etiqueta] <INCFSZ f,d
Operadores	$0 \leq f \leq 127$ $d \in \{0,1\}$
Palabras	1
Ciclos	1 (2)
Descripción	Incrementa el contenido del registro f en una unidad. El resultado se almacena de nuevo en f si d=1 , y en W si d=0 , en este caso f no varía. Si el resultado es cero, se ignora la siguiente instrucción y , en ese caso la, instrucción tiene una duración de dos ciclos.

Status

PA2	PA1	PA0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C
-	-	-	-	-	-	-	-

IORLW

IORLW

Inclusive OR Literal with W

Operación	$(W).OR.k \rightarrow (W)$
Sintaxis	[Etiqueta] IORLW k
Operadores	$0 \leq k \leq 255$
Palabras	1
Ciclos	1
Descripción	Se realiza la operación lógica OR entre el registro W y el literal k . El resultado se almacena en el registro W .

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

IORWF		IORWF	
Inclusive OR W with f			
Operación	(W) .OR.(f) → (dest)		
Sintaxis	[Etiqueta] IORWF f,d		
Operadores	$0 \leq f \leq 31$ $d \in [0,1]$		
Palabras	1		
Ciclos	1		
Descripción	Efectúa la operación lógica OR entre el contenido del registro W y el contenido del registro f , y almacena el resultado en f si d=1 y en W si d=0 .		

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

MOVLW

MOVLW

Move literal to W

Operación

$k \rightarrow (W)$

Sintaxis

[Etiqueta] MOVLW k

Operadores

$0 \leq f \leq 255$

Palabras

1

Ciclos

1

Descripción

El registro **W** se carga con el valor de 8 bits del literal **k**

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

MOVF

MOVF

Move f

Operación	$(f) \rightarrow (\text{dest})$
Sintaxis	[Etiqueta] MOVF f,d
Operadores	$0 \leq f \leq 31$ $d \in [0,1]$
Palabras	1
Ciclos	1
Descripción	El contenido del registro f se carga en el registro destino dependiendo del valor de d . Si d=0 el destino es el registro W , si d=1 el destino es el propio registro f . Esta instrucción permite verificar dicho registro ya que el flag Z queda afectado.

Status

PA2	PA1	PA0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C
-	-	-	-	-	X	-	-

MOVWF

MOVWF

Move W to f

Operación

$(W) \rightarrow (f)$

Sintaxis

[Etiqueta] MOVWF f

Operadores

$0 \leq f \leq 31$

Palabras

1

Ciclos

1

Descripción

Mueve el contenido del registro **W** al registro **f**

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

RETFIE**RETFIE**

Return from Interrupt

Operación	TOS → PC 1 → GIE
Sintaxis	[Etiqueta] RETFIE
Operadores	No tiene
Palabras	1
Ciclos	2
Descripción	Carga el PC con el valor que se encuentra en la parte alta de la Pila, asegurando así la vuelta de la interrupción. Pone a 1 el bit GIE , con el fin de autorizar de nuevo que se tengan en cuenta las interrupciones. Esta instrucción no existe en los PIC 16C5X

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

RETLW

RETLW

Retur with Literal in W

Operación	$k \rightarrow (W);$ $TOS \rightarrow PC$
Sintaxis	[Etiqueta] RETLW k
Operadores	$0 \leq f \leq 255$
Palabras	1
Ciclos	2
Descripción	Carga el registro W con el literal k , y después carga el PC con el valor que se encuentra en la parte superior de la PILA, efectuando así un retorno de subrutina.

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	-	-	-

SLEEP**SLEEP**

Sleep	
Operación	00h → WDT 0 → WDT prescaler 1 → \overline{TO} 0 → \overline{PD}
Sintaxis	[Etiqueta] SLEEP
Operadores	No tiene
Palabras	1
Ciclos	1
Descripción	Pone al circuito en modo Sleep con parada del oscilador.

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	1	0	-	-	-

- TO Se pone a 1 al ejecutar la instrucción SLEEP o CLRWDT
 PD Se pone a 0 al ejecutar la instrucción SLEEP

SUBLW

SUBLW

Subtract W from Literal

Operación

$$k - (W) \rightarrow (W)$$

Sintaxis

[Etiqueta] SUBLW k

Operadores

$$0 \leq k \leq 255$$

Palabras

1

Ciclos

1

Descripción

Resta en complemento a dos el contenido del literal **k** el contenido del registro **W**, y almacena el resultado en **W**.

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	X	X

SUBWF

SUBWF

Subtract W from f

Operación

$(f) - (W) \rightarrow (\text{dest})$

Sintaxis

[Etiqueta] SUBW f,d

Operadores

$0 \leq f \leq 31$
 $d \in [0,1]$

Palabras

1

Ciclos

1

Descripción

Resta en complemento a dos el contenido del registro **f** menos el contenido del registro **W** almacena el resultado en **W** si **d=0** y en **f** si **d=1**.

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	X	X

XORLW

XORLW

Exclusive OR Literal With k

Operación

$(W).XOR.k \rightarrow (W)$

Sintaxis

[Etiqueta] XORLW k

Operadores

$0 \leq f \leq 255$

Palabras

1

Ciclos

1

Descripción

Realiza la función OR-Exclusiva entre el contenido del registro **W** y la constante **k** de 8 bits. El resultado se almacena en **W**

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-

XORWF

XORWF

Exclusive OR With f

Operación	$(W).XOR.(f) \rightarrow (des)$
Sintaxis	[Etiqueta] XORWF f,d
Operadores	$0 \leq f \leq 127$ $d \in [0,1]$
Palabras	1
Ciclos	1
Descripción	Realiza la función OR-Exclusiva entre el contenido del registro W y el contenido del registro f , y almacena el resultado en f si d=1 y en W si d=0

Status

PA2	PA1	PA0	\overline{TO}	\overline{PD}	Z	DC	C
-	-	-	-	-	X	-	-