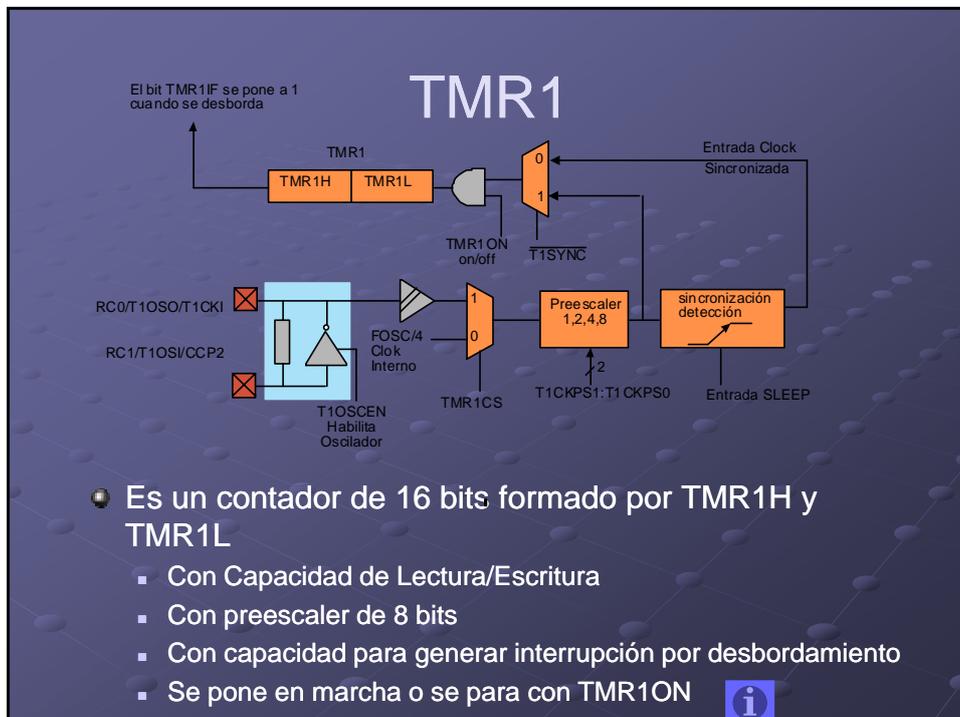
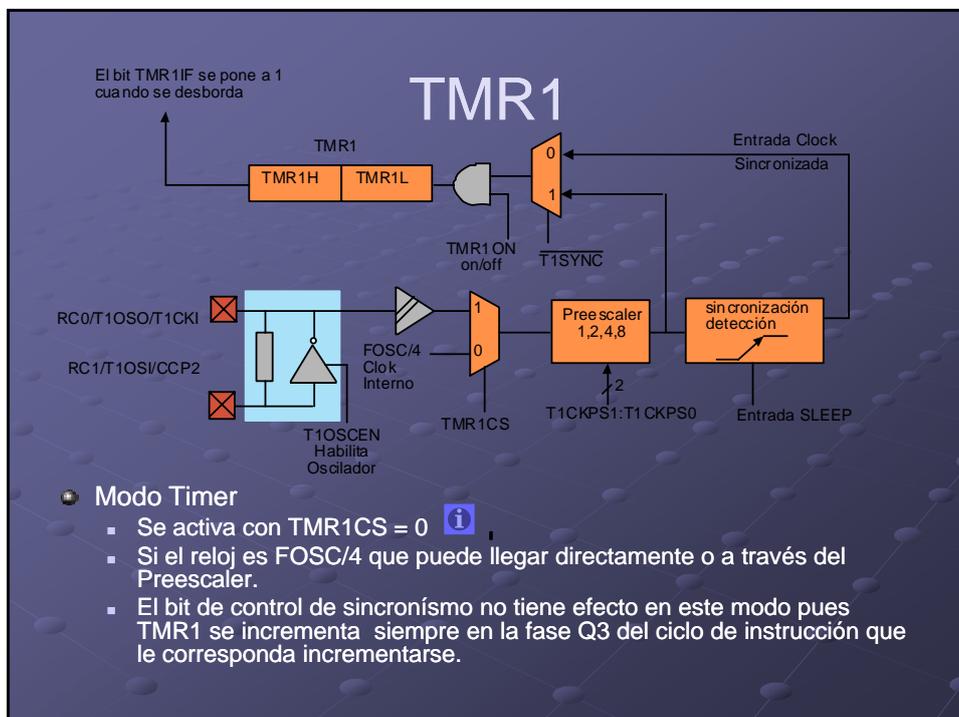
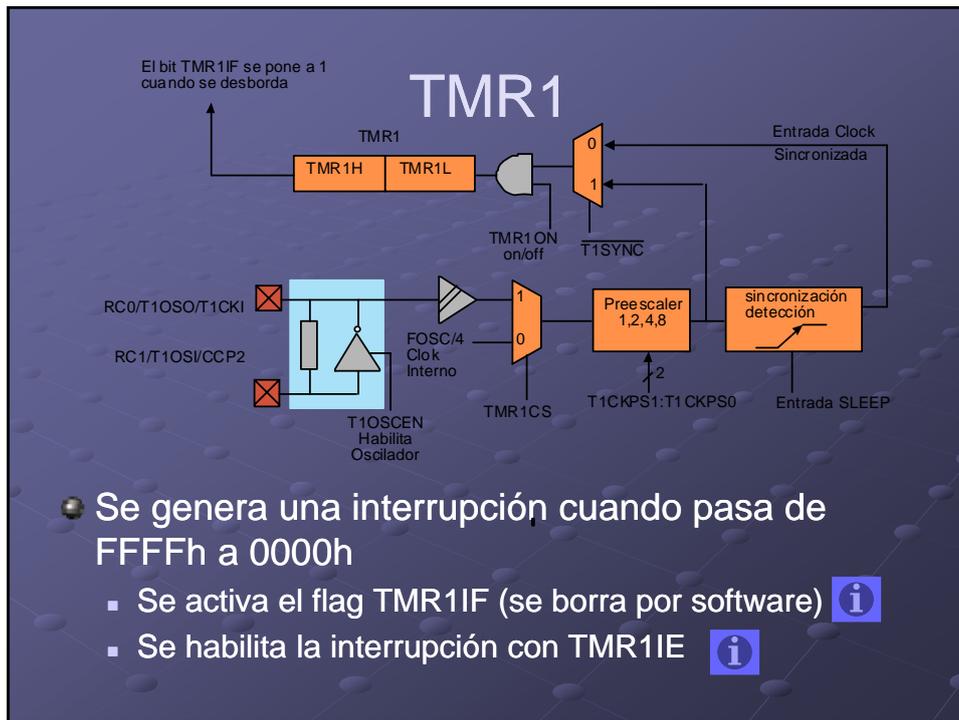
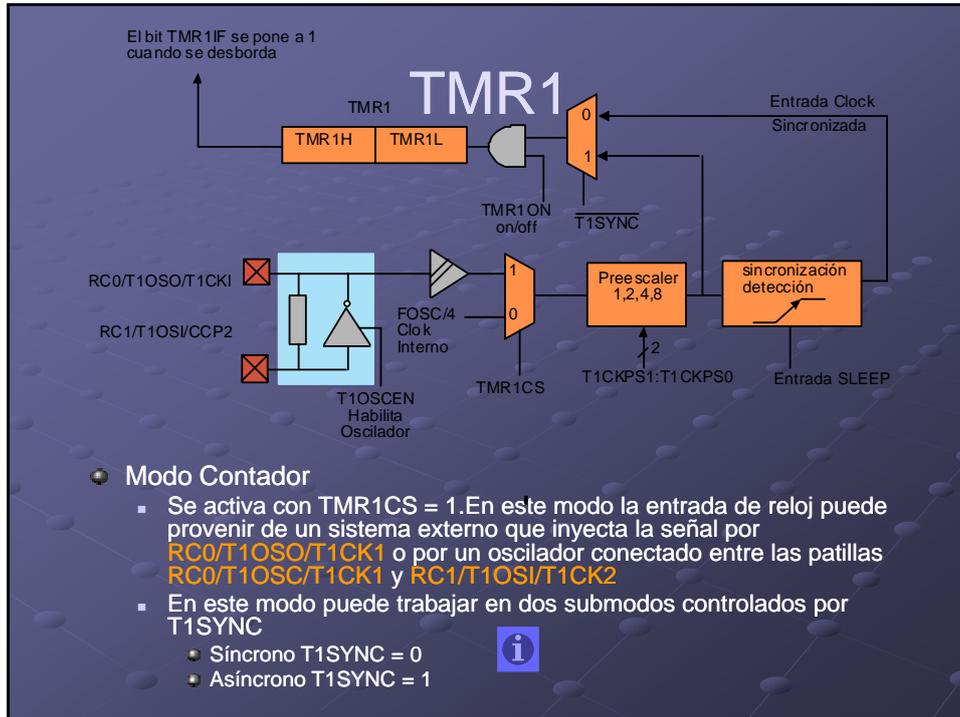


Los PIC16F87X

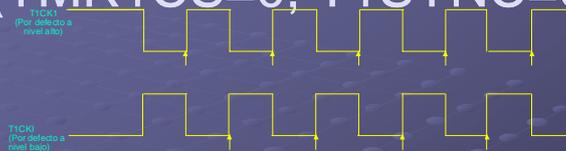
EI TMR1







TMR1 Modo Contador Síncrono (TMR1CS=0; T1SYNC=0)



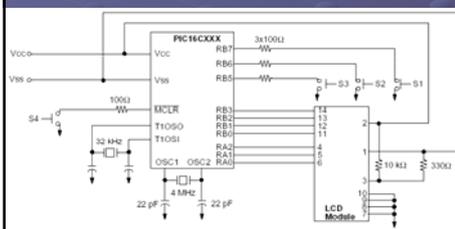
- El modo de contador síncrono incrementa el temporizador en cada flanco de subida de la entrada de reloj de la patilla RC1/T1OS1/CCP2 (si T1OSCEN=1) o de la patilla RC0/T1OSO/T1CK1 (si T1OSCEN=0).
- Al estar el bit T1SYNC a 0, el reloj externo sufre un proceso de sincronización con el reloj de fase interno (Q1-Q2-Q3-Q4) después del preescaler. El preescaler es un contador asíncrono, es decir se incrementa con cada flanco de reloj de entrada hasta su cuenta (definida por T1CKPS1:T1CKPS0) y luego vuelve a cero.
- En el modo SLEEP, el TMR1 no se incrementa si está programado en modo contador sincronizado aunque exista reloj externo. Esto se debe a que no hay reloj de fase para la sincronización y por lo tanto el circuito de sincronización está apagado. El "preescaler", no obstante, si se incrementa.

TMR1 Contador Síncrono

- En este modo de funcionamiento el reloj externo debe cumplir ciertos requisitos debido al proceso de sincronización que sufre con el reloj de fase interno. Fijarse que también existe un retardo entre el flanco y el incremento real del TMR1.
- Cuando el prescaler es 1:1, la entrada de reloj es la misma señal que la salida del prescaler. El proceso de sincronización de T1CKI se realiza muestreando la salida del prescaler cada $2T_{osc}$ y, por tanto, el requisito para la señal de reloj de T1CKI es que este al menos durante $2T_{osc}$ en estado alto y otros $2T_{osc}$ en estado bajo.
- Cuando se usa un prescaler distinto al 1:1, la señal de reloj externa se divide en el prescaler. Para que el reloj externo cumpla los requisitos para el proceso de sincronizado la señal por T1CKI debe tener un periodo de al menos $4T_{osc}$ (+ un pequeño *delay* RC de 40 nS) dividido por el prescaler. El tiempo que debe estar en estado alto ó bajo la señal de reloj debe cumplir al menos los requisitos de mínimo ancho de pulso

TMR1 Modo Oscilador (TMR1CS=1, T1OSCEN=1)

- Los PIC16F87X tienen internamente la circuitería necesario para generar un oscilador basándose en un cristal de cuarzo ó un resonador cerámico conectado entre las patillas RC0/T1OSO/T1CKI y RC1/T1OSI/CCP2. Para ello se debe activar mediante la puesta del bit T1OSCEN a 1.



Este oscilador puede llegar a ser de hasta 200 KHz, pero la frecuencia más habitual es de 32.768 Hz que es una frecuencia que se ajusta muy bien para aplicaciones de tiempo real ya que pueden extraerse muy fácil de este reloj unidades de segundo.

TABLE 1: TIMER1 OVERFLOW TIMES

Prescale	Frequency (kHz)		
	32.768	100	200
1	2	0.655	0.327
2	4	1.31	0.655
4	8	2.62	1.31
8	16	5.24	2.62

Overflow Times in seconds.

TABLE 2: TMR1H LOAD VALUES / TIMER1 OVERFLOW TIMES

TMR1H Load Value	Overflow Time (@ 32.768 kHz)
80h	1 Second
C0h	0.5 Second
E0h	0.25 Second
F0h	0.125 Second

TMR1 Modo Contador Asíncrono (TMR1CS = 1 ; T1SYNC=1)

- A diferencia del modo anterior, el reloj externo (proveniente de cualquiera de las patillas) no está sincronizado con el reloj de fase y por tanto el TMR1 se incrementa en el momento que se produce el flanco de subida en la señal de reloj (si no se usa prescaler) o en el momento que se produce el desbordamiento del prescaler (si se usa prescaler).
- En este modo de funcionamiento, el TMR1 sigue contando pulsos si se encuentra en modo dormido. Al desbordarse el contador, este podría provocar una interrupción que “despertase” al microcontrolador.
- En el modo contador asíncrono, el TMR1 no se puede usar como base de tiempos para operaciones de captura o comparación.
- En el modo contador asíncrono, como el incremento del TMR1 se puede producir en cualquier momento del ciclo de instrucción, se debe ser muy cuidadoso a la hora de leer ó escribir en el TMR1.

Modo contador Asíncrono (Lectura del TMR1)

Las lecturas de **TMR1H** y/o **TMR1L**, mientras el TMR1 está en modo contador asíncrono proporcionan los valores correctos de la lectura de sus valores. No obstante, el usuario debe tener cuidado con los problemas que puede originar la lectura de un temporizador de 16 bits mediante 2 paquetes de 8 bits, ya que el TMR1 puede rebosar en medio de las dos lecturas. Como se ve en el siguiente ejemplo.

Modo contador Asíncrono (Lectura del TMR1)

TMR1	Secuencia 1		Secuencia 2	
	Acción	TMPH:TMPL	Acción	TMPH:TMPL
04FFh	Lee TMR1L	Xxxh	Lee TMR1H	Xxxh
0500h	Guarda en TMPL	xxFFh	Guarda en TPH	04xxh
0501h	Lee TMR1H	xxFFh	LEE TMR1L	0400h
05020	Guarda en TPH	05FFh	Guarda en TMPL	0401

; secuencia para la lectura correcta del TMR1
 ; Todas las interrupciones deshabilitadas
 MOVF TMR1H, W ; Leo byte alto de TMR1 -1ª lectura
 MOVWF TMPH ;
 MOVF TMR1L, W ; Leo byte bajo de TMR1
 MOVWF TMPL ;
MOVF TMR1H, W ; 2ª lectura del byte alto de TMR1
 SUBWF TMPH, W ; Resta la 1ª y la 2ª lectura
 BTFSZ STATUS,Z ; si son iguales, la resta dio 0
 GOTO CONTINUE ; Continuo el programa con la lectura correcta
 ;
 ; Si llegamos aquí TMR1L se desbordó en medio de la 1ª lectura del
 byte alto
 ; y del byte bajo. Debo volver a leerlos para obtener un valor correcto
 ;
 MOVF TMR1H, W ; Leo de nuevo el byte alto
 MOVWF TMPH ;
 MOVF TMR1L, W ; Leo de nuevo el byte bajo
 MOVWF TMPL ;
 ; Aquí habilitaría de nuevo las interrupciones (si se requiere)
 CONTINUE ; Continuamos con el programa

Modo contador Asíncrono (Escritura del TMR1)

Para la escritura, se recomienda que se pare la cuenta del TMR1 mientras se escriban los valores en los registros TMR1H y TMR1L. Ello se debe a que puede producirse la carga de un valor no predecible en alguno de los registros si a la vez que intentas darle un nuevo valor por programa se está produciendo un flanco de la señal de reloj externa que también esta intentando escribir (incrementar) el valor de esos registros. Otra posible solución se muestra en el programa que se adjunta.

; secuencia para la escritura del TMR1
 ; Todas las interrupciones deshabilitadas
CLRF TMR1L ; Limpia byte bajo, asegurando que no se desborde TMR1L que provoque el incremento de TMR1H
 MOVLW HI_BYTE ; Valor a cargar en TMR1H
 MOVWF TMR1H ; Escribo el byte alto
 MOVLW LO_BYTE ; Valor a cargar en TMR1L
 MOVWF TMR1L ; Escribo el byte bajo
 ; Vuelvo a habilitar las interrupciones (si se requiere)
 CONTINUAR

Registro T1CON (10 h)

U-0	U-0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
--	--	T1CKPS1	T1CKPS0	T1OSCEN	#T1SYNC	TMR1CS	TMR1ON
bit7							bit 0

T1CKPS1:T1CKPS0: bits de selección del preescaler de la señal de reloj del TIMER1

11 = valor del preescaler 1:8

10 = valor del preescaler 1:4

01 = valor del preescaler 1:2

00 = valor del preescaler 1: 1

T1OSCEN: bit de habilitación del oscilador del TIMER1.

Cuando se emplea un oscilador externo, hay que poner este bit a 1. El TMR1 puede trabajar a una frecuencia totalmente independiente de la del sistema.



Registro T1CON (10 h)

U-0	U-0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
--	--	T1CKPS1	T1CKPS0	T1OSCEN	#T1SYNC	TMR1CS	TMR1ON
bit7							bit 0

#T1SYNC: bit de control de sincronización de la señal de entrada.

Con TMR1CS = 1

1= No sincroniza la entrada de reloj externa

0 = Sincroniza la entrada de reloj externa

Con TMR1CS = 0

En esta condición se ignora. El TIMER1 utiliza el reloj interno cuando TMR1CS=0

Registro T1CON (10 h)

U-0	U-0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
--	--	T1CKPS1	T1CKPS0	T1OSCEN	#T1SYNC	TMR1CS	TMR1ON
bit7							bit 0

TMR1CS: bit de selección de la fuente de reloj del **TIMER1**

1 = Reloj externo por el pin RC0/T1OSO/T1CK1 (flanco ascendente)

0 = Reloj interno (FOSC/4)

TMR1ON: **TIMER1** activo. Hace entrar o no en funcionamiento el **TIMER1**.

1 = Habilita el **TIMER1**

0 = Deshabilita el **TIMER1**



Registros asociados al funcionamiento del TMR1

Dirección	Nombre	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Valor en POR,BOR	Valor en el resto de Reset
0Bh,8Bh 10Bh,18Bh	INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTE	RBIF	0000 000x	0000 000u
0Ch	PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	0000 0000	0000 0000
8Ch	PIE1	PSPIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	0000 0000	0000 0000
0Eh	TMR1L	Registro de carga del byte de menor peso del registro de 16 bits de TMR1								xxxx xxxx	uuuu uuuu
0Fh	TMR1H									xxxx xxxx	uuuu uuuu
10h	T1CON	---	---	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	--xx xxxx	--uu uuuu