



# BUS I2C EL PCF 8574A

Expansión de E/S Digitales

Fernando Remiro

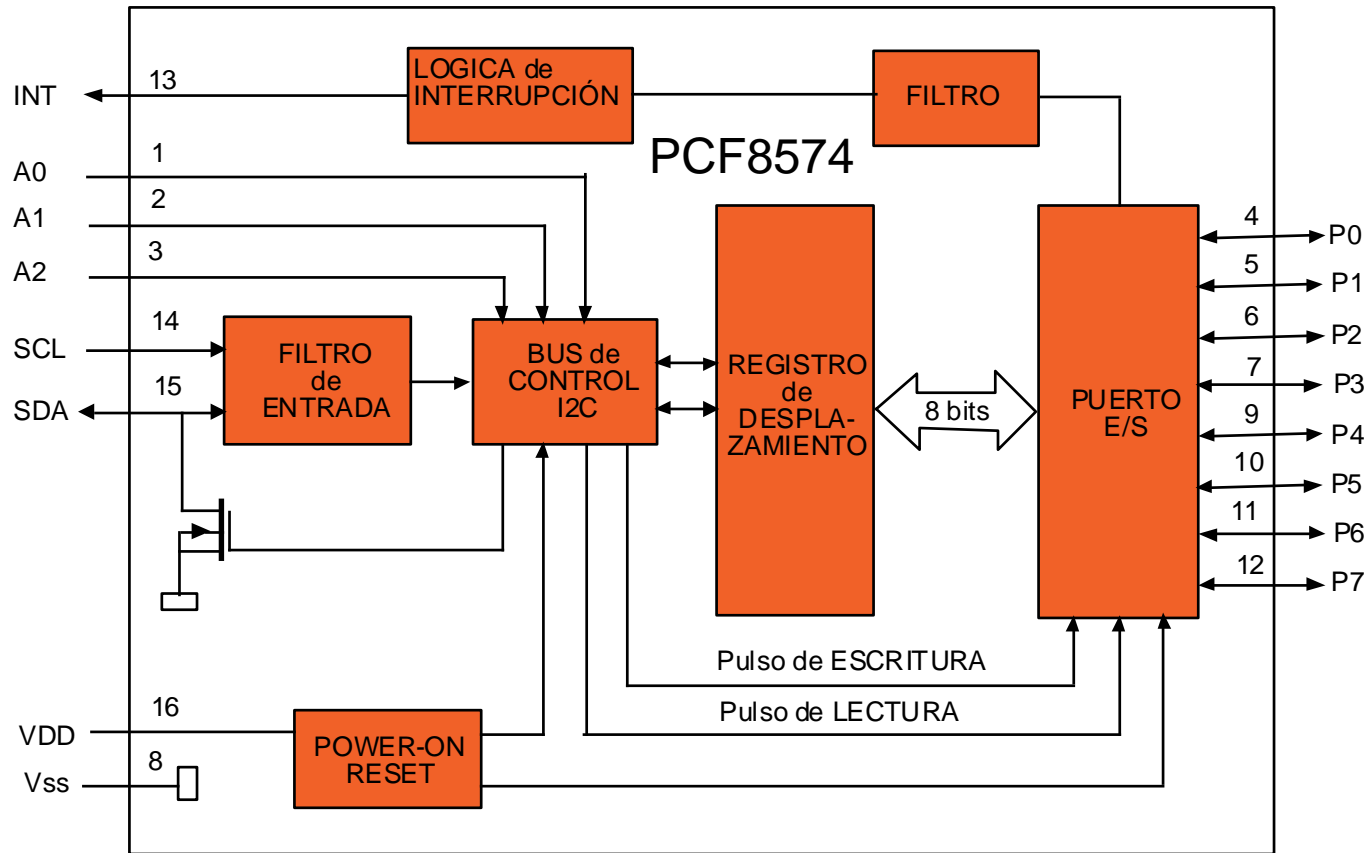
# Descripción General

- Dispositivo diseñado para interface con protocolo I2C esclavo.
- Proporciona una ampliación de 8 líneas de E/S digitales.
- Tiene salidas “*lacheadas*” con amplificadores de alta corrientes capaces de activar un LED.
- Puede provocar una interrupción al sistema cuando se produce un evento sobre sus líneas de entrada.
- La máxima frecuencia de reloj de entrada admitida por el dispositivo es de 100kHz

# Características

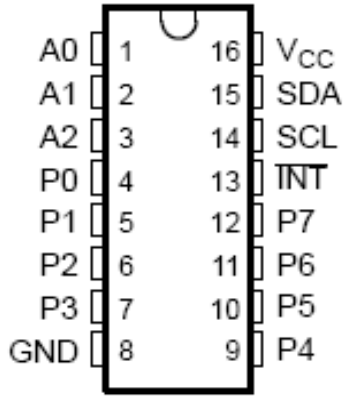
- Tensión de alimentación de 2,5V a 6V
- Bajo consumo en *standby* 10 $\mu$ A máximo.
- 8 líneas bidireccionales de E/S digitales que como máximo pueden entrar 25mA y su valor nominal es de 10mA.
- Salida de interrupción en colector abierto.
- 3 líneas de direccionamiento por hardware que permite conectar hasta 8 dispositivos iguales en el mismo bus.

# Diagrama de bloques PCF8574

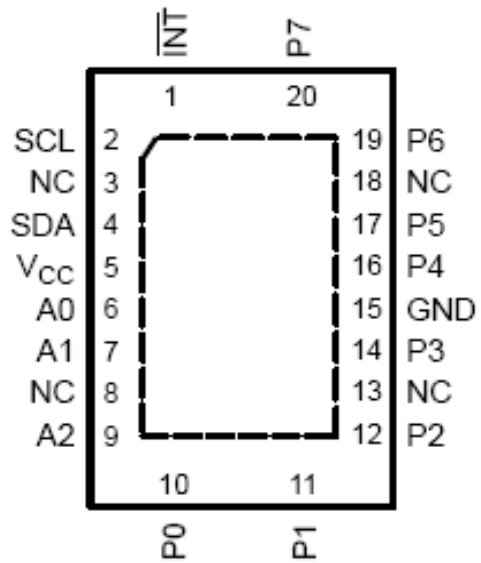


# Pines de conexión

DW OR N PACKAGE  
(TOP VIEW)

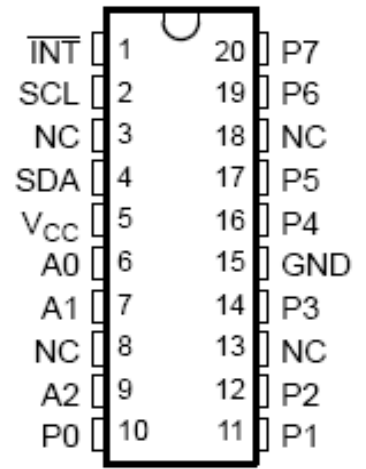


RGY PACKAGE  
(TOP VIEW)



NC - No internal connection

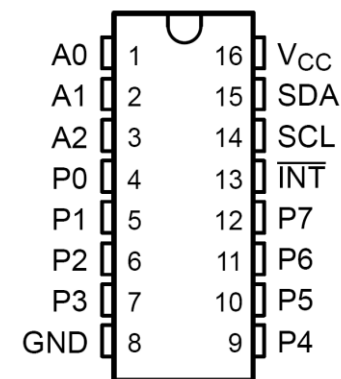
DGV OR PW PACKAGE  
(TOP VIEW)



NC - No internal connection

# Pines de conexión del PCF8574A

Nº Pin	Señal	Descripción
1-3	A0:A2	Líneas de direccionamiento por hardware
4-7	P0:P3	4 líneas de direccionamiento de E/S
8	Vss	Negativo de alimentación
9-12	P4:P7	4 líneas de direccionamiento de E/S
13	INT	Salida de Interrupción
14	SCL	Entrada de reloj del bus I2C
15	SDA	E/S de dato del bus I2C
16	Vdd	Positivo de alimentación



# Direccionamiento del PCD8574A

BYTE	BIT							
	7 (MSB)	6	5	4	3	2	1	0 (LSB)
I <sup>2</sup> C slave address	L	H	H	H	A2	A1	A0	R/ $\overline{W}$
I/O data bus	P7	P6	P5	P4	P3	P2	P1	P0

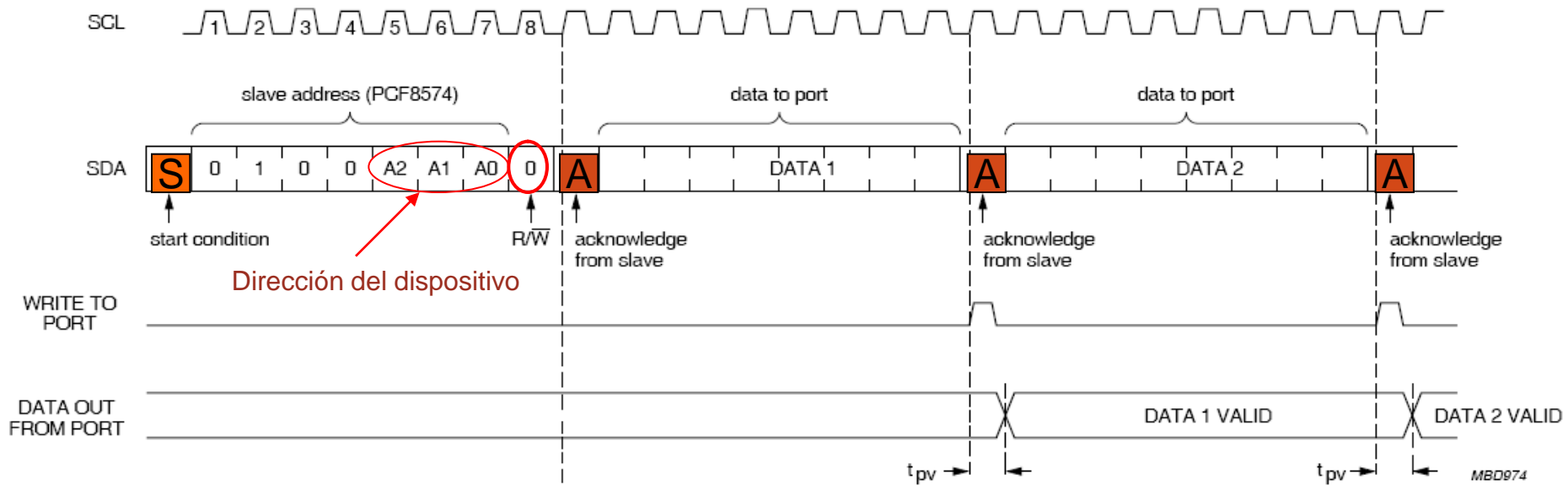
- La parte fija de la dirección es la combinación binaria **0111**.
- La parte programable la determina el nivel lógico de los pines A0:A2 que las define el usuario a voluntad, lo que permite conectar hasta 8 de estos dispositivos simultáneamente.
- Cada línea de la puerta puede usarse como Entrada o salida independientemente.
- Los datos de entrada se transfieren desde la puerta al MASTER en modo lectura.
- El modo de escritura se transfieren desde el MASTER hasta la puerta.

# Interface I2C

- Interface a dos hilos: **SCL entrada de reloj** generado por el MASTER del bus y **SDA entrada o salida de datos** en función del sentido establecido por el maestro.
- Las tramas de comunicación siempre se inicia de manera idéntica:
  - Bit de START
  - Byte de control con la dirección del PCF8574A seguido del bit 0 (escritura) ó 1 (lectura).
  - Bit de ACK por parte del PCF8754



# Escritura en el puerto



# Lectura del puerto

