

LOS PIC16F88X: Interrupciones

IES Juan de la Cierva (Madrid)



Aprendizaje de la Electrónica a través de la Robótica

Interrupción

PC --> Pila
IE = 0

PC=0004h
(Vector de Interrupción)

Rutina de atención
a la Interrupción

Se almacenan los
registros a modificar

Se determina la causa
de la Interrupción

Salto a la rutina
de servicio correspondiente

Restauración de los
registros

Se Borra el señalizador
de la interrupción

Retorno (RETI)
PC<-- PILA
IE=1

Interrupciones en el PIC16F88X)

Cuando se produce una petición de interrupción ocurre lo siguiente:

- Se termina de ejecutar la instrucción en curso
- Si el bit **GIE=1** se atiende la interrupción
- Se deposita el contenido del **PC en la Pila**
- Se prohíben nuevas interrupciones poniendo el bit **GIE=0**
- El **PC= 0004h** (Vector de interrupciones)

Interrupciones en el PIC16F88X)

Que debe hacer el programa de atención a la interrupción:

- Guardar el contenido de los registros que va a utilizar esta rutina.
- Se determina la causa de la interrupción explorando los señalizadores de las fuentes de interrupción.
- Saltar a la rutina de atención a la interrupción correspondiente.
- Devolver el valor de los registros que tenia el programa antes de atender la interrupción.
- Borrar el señalizador de interrupción
- Ejecutar **RETFIE**

Interrupciones en el PIC16F88X

Secuencia de instrucciones para guardar los registros al saltar a una interrupción

```
Salvar    movwf    W_Temp    ;Guarda el contenido de W
          swapf    STATUS,W      ;Swap el contenido de Estado en W
          movwf    STATUS_Temp   ;Guarda el contenido Estado(swapped)
          .....
          .....
```

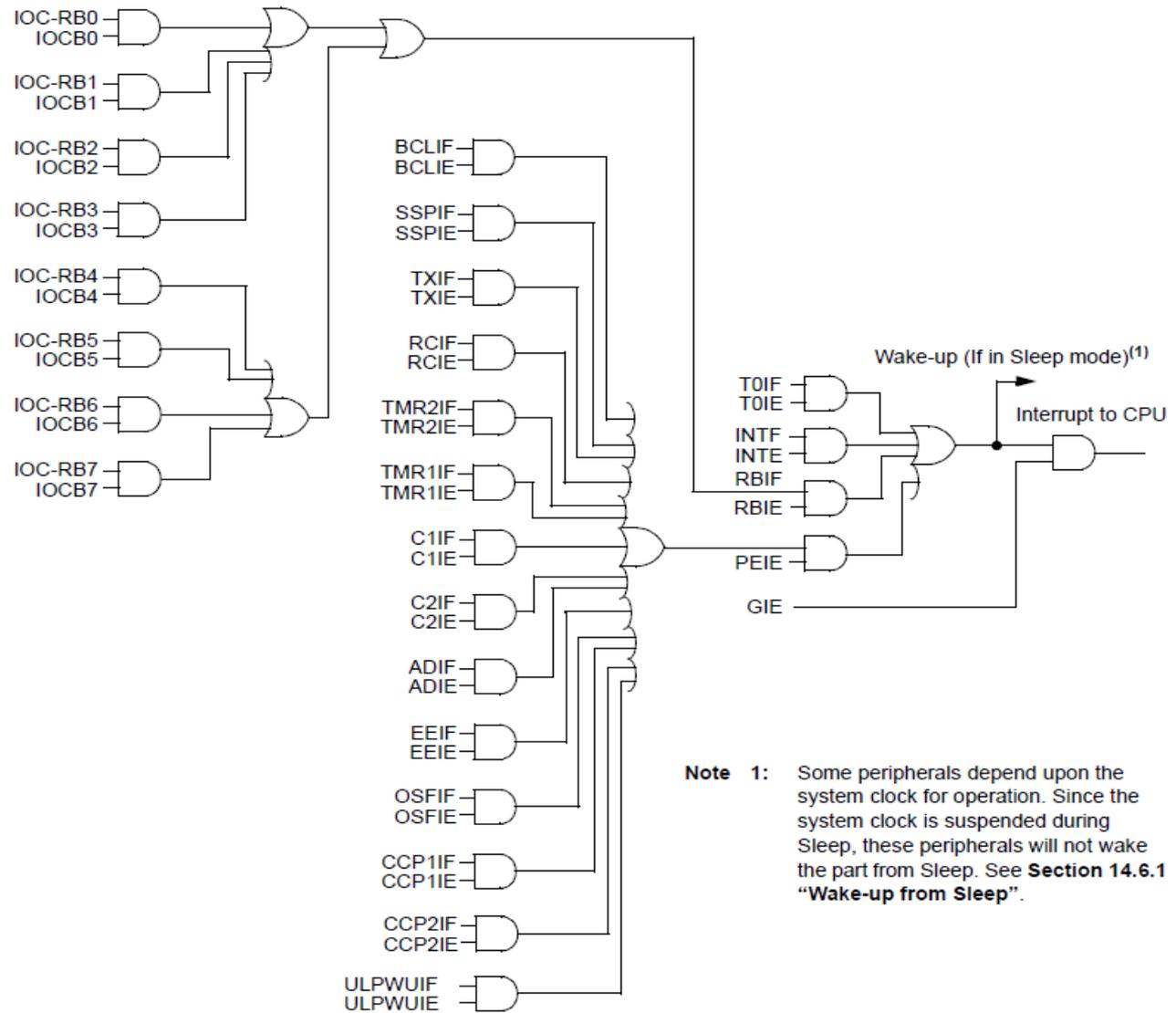
Secuencia de instrucciones de finalización de interrupción

```
          swapf    STATUS_Temp,W  ;Deja registro de estado como estaba
          movwf    STATUS          ;restaura el STATUS
          swapf    W_Temp,f
          swapf    W_Temp,W
          bcf      bit del flag de interrupción
          retfie
```

Fuentes de Interrupción

- Externa por la patilla RB0/INT
- Por desbordamiento de TMR0, TMR1 y TMR2
- Por cambio de estado en cualquiera de las patillas del PORTB.
- Por cualquiera de los comparadores C1 y C2
- Por final de conversión del ADC
- Por finalizar un ciclo de escritura en la E2PROM de usuario
- Si el sistema de monitorización FSCM detecta error fallo en el reloj del sistema.
- Desde los módulos CCP1 y CCP2 para la captura, comparación o PWM
- Desde la USART en transmisión o recepción de caracteres.
- Mediante Wake-up , despertar de bajo consumo.
- Desde el módulo MSSP para las comunicaciones serie síncronas.

Interrupciones en de los PIC16F88X



Registro INTCON

(0Bh, 80B, 100B, 180B)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
bit7							bit 0

GIE: Activación Global de Interrupciones

1: Concedido el permiso de interrupciones

0: No hay posibilidad de interrupciones

PEIE: Activación de interrupciones de los periféricos que no se controlan desde INTCON

1: Habilita interrupciones de los periféricos

0: Habilita interrupciones de los periféricos

Registro INTCON

(0Bh, 80B, 100B, 180B)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
bit7							bit 0

T0IE: Activación de la interrupción del TMR0

1: Interrupción activada

0: Interrupción desactivada

INTE: Activación de la interrupción externa por RB0

1: Interrupción activada

0: Interrupción desactivada

RBIE: Activación de la interrupción por cambio de estado del PortB

1: Interrupción activada

0: Interrupción desactivada

Registro INTCON

(0Bh, 80B, 100B, 180B)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF
bit7							bit 0

INTF: Señalizador de estado de la interrupción externa por RB0

1: La entrada de la interrupción se ha activado. Se borra por software

0: No hay interrupción externa

TOIF: Señalizador de rebosamiento del TMR0

1: El TMR0 se ha desbordado. Se borra por software

0: El TMR0 no se ha desbordado

RBIF: Señalizador de cambio de estado del Port B

1: Cuando cambia de estado cualquier línea de PB (RB<7:4>). Se borra por software

0: Ninguna entrada de PB (RB<7:4>) ha cambiado

Interrupción por cambio de nivel

- Cada una de las patillas del PORTB se puede configurar también como entrada de interrupciones, que ocurrirán cada vez que se produzca un cambio de nivel.
- Los bits del registro **IOCB** permiten activar o no esta posibilidad. Por defecto, tras la secuencia de encendido (**POR**) están deshabilitadas.
- En aquellas líneas de entrada que tengan activada esta interrupción, el valor lógico actual de sus patillas se compara con el valor que tenía.

Registro de IOCB(96h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
IOCB7	IOCB76	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
bit7							bit 0

IOCB<7:0>: Bits de activación de las interrupciones por cambio de estado

1: Interrupción por cambio de estado activada

0: Interrupción por cambio de estado desactivada

Registro PIE1 (8Ch)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
--	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit7							bit 0

ADIE: Habilita interrupción por fin de conversión de A/D

1 = Habilita interrupción del **convertidor A/D**

0 = inhabilita interrupción del convertidor A/D

Registro PIE1 (8Ch)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
---	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit7							bit 0

RCIF: Habilitación de interrupción cuando se llena el buffer de recepción del USART

1= Habilita interrupción por la **recepción del USAR**

0= inhabilita interrupción por la recepción del USAR

TXIE: Habilitación de interrupción cuando se vacía el buffer de transmisión del USAR

1= Habilita interrupción de **transmisión del USART**

0= inhabilita interrupción de transmisión del USART

Registro PIE1 (8Ch)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
---	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit7							bit 0

SSPIE: Habilitación de interrupción por el puerto serie asíncrono (SSP).

1 = Habilita interrupción del SSP

0 = inhabilita interrupción del SSP

CCP1IE: Habilitación de interrupción del módulo CCP1 cuando se produce una captura o comparación.

1 = Habilita interrupción del CCP1

0 = inhabilita interrupción del CCP1

Registro PIE1 (8Ch)

R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0	R/W 0
---	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE
bit7							bit 0

TMR2IE: interrupción por TMR2 que está emparejado con PR2

1 = Habilita interrupción por **TMR2**

0 = Inhibe la interrupción TMR2

TMR1IE: interrupción por desbordamiento del TMR1

1 = Habilita interrupción por desbordamiento del **TMR1**

0 = Inhabilita interrupción por desbordamiento del TMR1



Registro PIR1 (0Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
---	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit7							bit 0

ADIF: Flag de fin de conversión del convertidor A/D

1 = El convertidor A/D ha finalizado la conversión

0 = El convertidor A/D no ha realizado o no ha finalizado la conversión

Registro PIR1 (0Ch)

							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit7							bit 0

RCIF: Flag de recepción por el USART

1= El buffer de datos recibidos por el USART está lleno

0= El buffer de datos recibidos por el USART no está lleno

TXIF: Flag de transmisión el USART

1= El buffer de datos a transmitir está vacío

0= El buffer de daos a transmitir no está lleno

Registro PIR1 (0Ch)

							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
---	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit7							bit 0

SSPIF: Flag de interrupción del Puerto Serie Síncrono (SSP)

En Modo SPI

Ha tenido lugar una Transmisión/Recepción

En Modo I2C Slave

Ha tenido lugar una Transmisión/Recepción

En Modo I2C Master

Ha tenido lugar una Transmisión / Recepción

La condición de salida iniciada se completó por el módulo de SSP.

La condición de parada inicio se completó por el módulo de SSP.

La condición de reinicialización se completo por el módulo SSP

Una condición de la salida se ha realizado mientras el módulo de SSP estaba en estado de espera (sistema de Multimaster).

Registro PIR1 (0Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
---	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF
bit7							bit 0

CCPIF: Flag del módulo CCP1

Modo Captura: 1=Se ha producido una captura de TMR1

Modo Comparación: 1= Se ha realizado una comparación de TMR1

TMR2IF: Flag de interrupción si TMR2 coincide con PR2

1 = Si TMR2 coincide con PR2

0 = no se produce coincidencia entre TMR2 y PR2

TMR1IF: Flag de desbordamiento del TMR1

1 = desbordamiento del **TMR1**, debe ponerse a "0" por software

0 = no se ha producido desbordamiento del TMR1

Registro PIE2 (8Dh)

R/W-0	R/W 0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W 0
OSFIE	C2IE	C1IE	EEIE	BCLIE	ULPWUIE	--	CCP2IE
bit7							bit 0

OSFIE: Permiso de Interrupción del circuito de detección de fallos del oscilador del sistema

1 = Interrupción habilitada

0 = Deshabilita la interrupción

C2IE : Habilita la interrupción del comparador numero 2

1 = Habilita la interrupción

0 = Deshabilita interrupción

C1IE: Habilita la interrupción del comparador numero 1

1 = Habilita interrupción

0 = Deshabilita interrupción

Registro PIE2 (8Dh)

R/W-0	R/W 0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W 0
OSFIE	C2IE	C1IE	EEIE	BCLIE	ULPWUIE	--	CCP2IE
bit7							bit 0

EEIE : Habilita la interrupción por escritura en la E2PROM de usuario

1 = Habilita la interrupción por escritura en la E2PROM de usuario

0 = Deshabilita la interrupción por escritura en la E2PROM de usuario

BCLIE : Habilita la interrupción por colisión en el bus SSP cuando dos o más maestros intentan transferir al mismo tiempo.

1 = Habilita la interrupción por colisión de bus SSP

0 = Deshabilita interrupción por colisión de bus SSP

Registro PIE2 (8Dh)

R/W-0	R/W 0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W 0
OSFIE	C2IE	C1IE	EEIE	BCLIE	ULPWUIE	--	CCP2IE
bit7							bit 0

ULPWUIE: Habilita la interrupción de bajo consumo al detectar flanco descendente en RA0

1 = Habilita la interrupción

0 = Deshabilita la interrupción

CCPIE: Habilita interrupción del módulo CCP2

1 = Habilita interrupción por CCP2

0 = Deshabilita interrupción por CCP2

Registro PIR2 (0Dh)



R/W-0	R/W 0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W 0
OSCIF	C2IF	C1IF	EEIF	BCLIF	ULPWUIF	--	CCP2IF
bit7							bit 0

OSCIF: bit que indica si se ha producido un fallo en el oscilador del sistema

1 = Fallo en el oscilador externo. INTOSC pasa a ser el nuevo oscilador (se borra por software)

0 = Oscilador externo en funcionamiento.

C2IF: Flag que indica estado del comparador n°2

1 = La salida del comparador 2 ha cambiado (se borra por software)

0 = No hay cambio en la salida del comparador 2

C1IF: Flag que indica estado del comparador n°1

1 = La salida del comparador1 ha cambiado (se borra por software)

0 = No hay cambio en la salida del comparador 1

Registro PIR2 (0Dh)



R/W-0	R/W 0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W 0
OSFIF	C2IF	C1IF	EEIF	BCLIF	ULPWUIF	--	CCP2IF
bit7							bit 0

EEIF : bit que indica si se ha producido una escritura en la E2PROM de usuario

1 = Se ha completado la escritura en la E2PROM de usuario

0 = no se ha producido escritura en la E2PROM de usuario

BCLIF: Flag que indica la colisión en el bus SSP

1 = Se ha producido una colisión de bus SSP

0 = No se ha producido colisión en el bus SSP

Registro PIR2 (0Dh)

R/W-0	R/W 0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W 0
OSFIF	C2IF	C1IF	EEIF	BCLIF	ULPWUIF	--	CCP2IF
bit7							bit 0

ULPWUIF: bit que indica el estado de la interrupción de bajo consumo

1 = Detectado flanco descendente de interrupción por RA0/ULPWU (debe borrarse por software)

0 = no se ha detectado flanco por RA0/ULPWU

CCPIF: Flag de interrupción del módulo CCP2

Modo Captura:

1= Se ha producido una captura de TMR1

0= No se ha capturado el valor del TMR1

Modo Comparación:

1= El valor del Timer1 coincide con el valor del registro de comparación (debe borrarse por software)

0 = El valor del Timer1 no coincide

Centros participantes en el proyecto: “Aprendizaje de la Electrónica a través de la Robótica” 2009-2011



- IES Politécnico Jesús Marín (Málaga)
- IES Juan de la Cierva (Madrid)
- IES Luis de Lucena (Guadalajara)
- IES María Moliner (Segovia)
- IES Joan Miró (San Sebastián de los Reyes. Madrid)
- IES Virgen de las Nieves (Granada)
- IES Torreón del Alcázar (Ciudad Real)