

4 MÓDULO DEL OSCILADOR (CON EL FAIL-SAFE CLOCK MONITOR)

4.1. Apreciación Global

El módulo del Oscilador tiene una gran variedad de fuentes del reloj y características de la selección que le permiten ser usado en una gama amplia de aplicaciones mientras disminuye al máximo el consumo de alimentación. En la figura 4.1 se muestra el diagrama de bloques del módulo Oscilador.

Pueden configurarse las fuentes del reloj de los osciladores externos, cuarzo los resonadores de cristal, resonadores cerámicos y una red de Resistencia-condensador (RC). Además, la fuente de reloj de sistema puede configurarse de uno de dos osciladores interiores, con una opción de selección de velocidades por software. Las características del reloj adicionales incluyen:

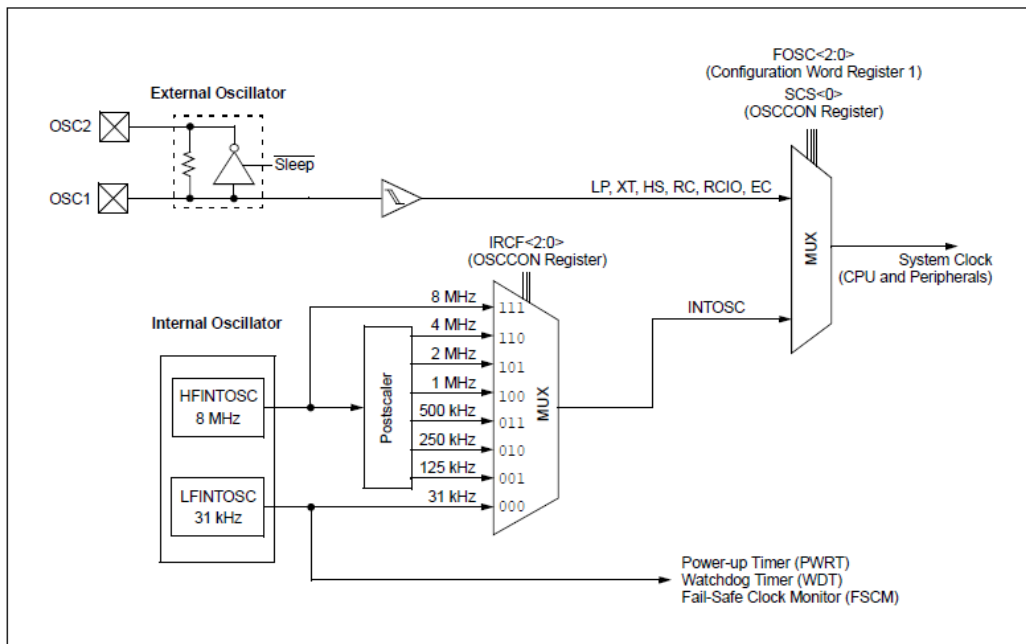
- La selección del la fuente de reloj exterior o interior es por software.
- Los dos modos de trabajo minimiza la latencia entre el oscilador externo y el código de ejecución.
- El Fail-Safe Clock Monitor (FSCM) está diseñado para detectar un mal funcionamiento del reloj externo (LP, XT, HS, CEE o modo RC) y cambiar automáticamente al oscilador interno.

El módulo del Oscilador puede configurarse en uno de ocho siguientes modos del reloj.

1. CEE: Reloj Externo con I/O en OSC2/CLKOUT.
2. LP: Cristal de 32 kHz modo bajo consumo.
3. XT: Oscilador por cristal de cuarzo o resonador cerámico.
4. HS: Oscilador de cristal / resonador de alta velocidad.
5. RC: Red RC externa con salida de FOSC/4 en OSC2/CLKOUT.
6. RCIO: Red RC externa con I/O en OSC2/CLKOUT.
7. INTOSC: Oscilador Interno con salida de FOSC/4 en OSC2 e I/O en OSC1/CLKIN.
8. INTOSCIO: Oscilador Interno con I/O en OSC1/CLKIN y OSC2/CLKOUT.

Los modos de la fuente de reloj son configurados por los bits FOSC <2:0>del registro la palabra de en el registro (CONFIG1). El reloj interior puede generarse de dos osciladores interiores. El HFINTOSC es un oscilador de calibrado de alta frecuencia. El LFINTOSC es un oscilador calibrado de baja frecuencia.

Figura 4. 1.- Diagrama de bloques simplificado de módulo oscilador



4.2. Control del Oscilador

El registro de Control del Oscilador (OSCCON) se encuentra en la posición de memoria 87H dispone de los siguientes bits:

- Los bits de selección de frecuencia (IRCF)
- Los bits de Estado de frecuencia (HTS, LTS)
- Bits de control del sistema de reloj (OSTS, SCS)

REGISTRO OSCCON (Dirección 87h)

Seguidamente se describen los bits de control de registro OSCCON: OSCILLATOR CONTROL REGISTER (Registro del Control de Oscilador)

U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
---	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS
Bit 7							Bit 0

bit 7: no implementado se lee como 0

bit6-4: **IRCF<2:0>** bits de selección de frecuencia del Oscilador Interno.

- 111 = 8MHz
- 110 = 4MHz (Por defecto)
- 101 = 2MHz
- 100 = 1MHz

011 = 500kHz
010 = 250 kHz
001 = 125 kHz
000 = 32 kHz (LFINTOSC)

bit 3: OSTs: bit de estado del oscilador que está en marcha.

1 = El dispositivo está trabajando con el reloj definido por los bits FOSC<2:0> de la palabra de configuración del registro CONFIG1
0 = El dispositivo está corriendo del oscilador interior (HFINTOSC o LFINTOSC).

bit 2: HTS: bit de estado HFINTOSC (Alta frecuencia 8MHz a 125 kHz)

1 = HFINTOSC es estable
0 = HFINTOSC no es estable

bit 1: LTS: bit de LFINTOSC estable (Baja frecuencia 31 kHz)

1 = LFINTOSC es estable
0 = LFINTOSC no es estable

bit 0: SCS: bit de selección de sistema de reloj

1 = El oscilador interno se usa como reloj del sistema
0 = Fuente del reloj definida por los bits FOSC <2:0> de la palabra de configuración del registro de CONFIG1.

4.3. Modos de la fuente de reloj

Los modos de Fuente de reloj pueden ser clasificados como externo o interior.

- Los modos de Reloj Externo necesitan la circuitería externa para la fuente de reloj. Por ejemplo un cristal de cuarzo o resonadores cerámicos (LP, XT y modo HS) o una red RC para este modo.
- Las fuentes de reloj internas del módulo oscilador, tiene dos osciladores internos Un oscilador interno de Alta Frecuencia (HFINTOSC) y un oscilador interno de baja frecuencia (LFINTOSC) de 31 kHz. La fuente del reloj del sistema puede ser seleccionado como externas o internas por el bit de Selección de Sistema de Reloj (SCS) del registro OSCCON. Ver la sección 3.6 “Conmutación de reloj” para información adicional.

4.4 Modos del Reloj externos

4.4.1 OSCILADOR START-UP TIMER (OST)

Si el módulo del Oscilador se configura para LP, XT o modos de HS, el Oscilador Start-up Timer (OST) cuenta 1024 oscilaciones de OSC1. Esto ocurre, después de un Power-on Reset (POR) y cuando el Timer Power-up (PWRT) ha expirado (si se configuró), o al salir de un estado de sleep. Durante este tiempo, el contador del programa no incrementa y la ejecución del programa se suspende. El OST asegura que el circuito del oscilador, mientras usando un cuarzo resonador de cristal o el resonador cerámico, ha empezado y ha estado proporcionando un reloj del sistema estable al módulo del Oscilador. Al cambiar entre las fuentes del reloj, un retraso se exige permitir el nuevo reloj para estabilizar.

Éstos se muestran en la Tabla 3-1 retardos de oscilador

Para minimizar la latencia entre salida de oscilador y ejecución de código, puede seleccionarse el reloj de dos velocidades de salida (ver sección 3.7).

Tabla 3. 1 Ejemplos de retardo del oscilador

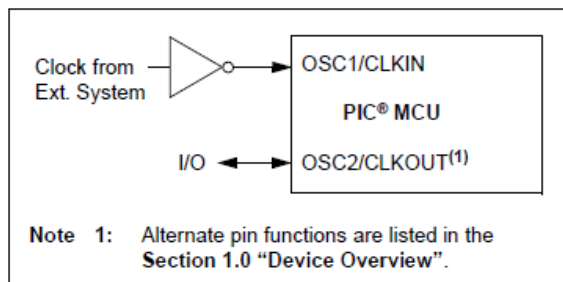
Conmutar de	Conmutar hacia	Frecuencia	Retardo de Oscilador
Sleep/POR	LFINTOSC HFINTOSC	31 kHz 125 kHz to 8 MHz	Retardo de precalentamiento de oscilador (T _{WARM})
Sleep/POR	EC, RC	DC – 20 MHz	2 ciclos
LFINTOSC (31 kHz)	EC, RC	DC – 20 MHz	1 ciclo cada uno
Sleep/POR	LP,XT,HS	32kHz a 20MHz	1024 ciclos de reloj (OST)
LFINTOSC (31 kHz)	HFINTOSC	125 kHz to 8 MHz	1 μs (aprox.)

4.4.2 MODO EC

El modo de Reloj Externo (EC) permite utilizar como fuente de reloj la utilizada por otro sistema digital. Para trabajar de este modo, la fuente de reloj externa se conecta a la estrada de OSC1 y por OSC2 estará disponible como generador I/O de propósito general. En la figura 4.2 se muestran las conexiones de los pines para el modo EC.

El Oscilador de Salida (=ST) no es válido cuando el modo EC se selecciona. No hay retardo por consiguiente, en su funcionamiento después de Power-On Reset (POP) o despertar de un sleep. El PIC se parará si se detiene la entrada de reloj externa, dejando todos los datos intactos. Al reiniciarse el reloj externo, el dispositivo reanudará su funcionamiento como si no hubiera pasado el tiempo.

Figura 4. 2.- Modo de trabajo (EC) reloj externo



ganancia interno que soporta varios tipos de resonadores y velocidad.

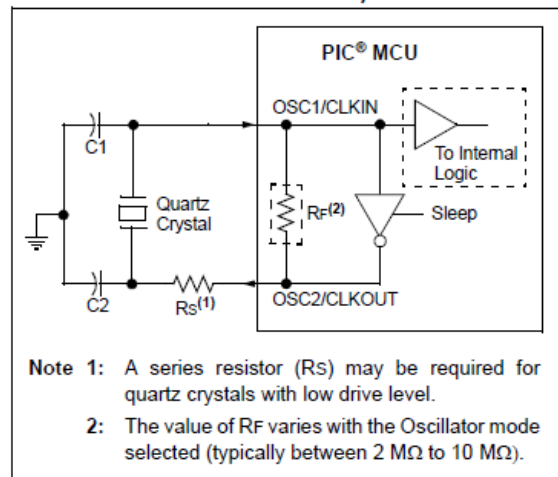
El oscilador LP selecciona el amplificador –inversor de ganancia más baja y es el que menor consumo tiene de los tres modos. Este modo se diseña para manejar cristales de 32.768 kHz.

El oscilador XT selecciona el amplificador-inversor de ganancia intermedia y su consumo es también el intermedio de los tres.

El oscilador HS utiliza el amplificador-inversor de mayor ganancia y es el que más consumo tiene de los tres modos.

Las Figuras 4.3 y 4.4 muestran los circuitos típicos para cristales de cuarzo y resonadores cerámicos respectivamente.

Figura 4. 3.- Circuito para trabajar con cristales de cuarzo (Modos LP, XP o HS)



4.4.3 Los modos LP, XT y HS

Los modos LP, XT y HS utilizan un cristal de cuarzo o un resonador cerámico conectados a OSC1 y OSC2 tal y como se muestra en la Figura 4.3. Este modo utiliza un amplificador inversor de alta

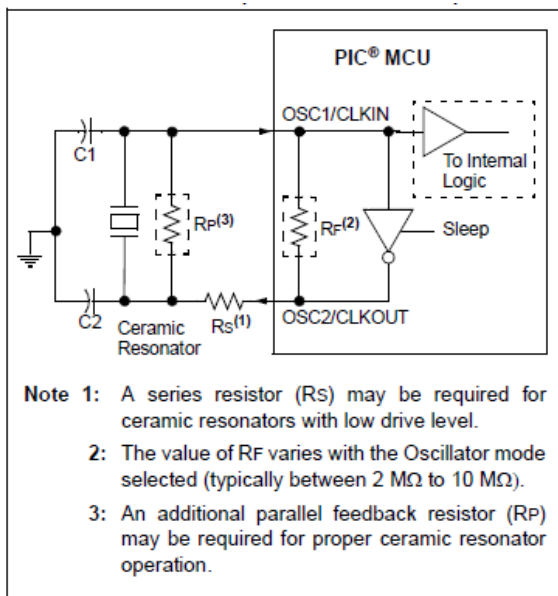
Nota 1.- Las características del cristal de cuarzo varían según el tipo de encapsulado y fabricante. El usuario debe consultar los datos del fabricante y las recomendaciones de la aplicación.

2: Verificar siempre el funcionamiento del oscilador para VDD y rango de temperaturas que se esperan en la aplicación

3: Ver las notas de aplicación siguientes para el oscilador:

- AN826, “Elementos esenciales del Oscilador de cristal y Selección de Cristal para los rPIC® y Dispositivos de PIC®” (DS00826)
- AN849, “el PIC® Oscilador Plan Básico” (DS00849)
- AN943, “Análisis y diseño de oscilador básico para PIC®” (DS00943)
- AN949, “Haga trabajar su Oscilador” (DS00949)

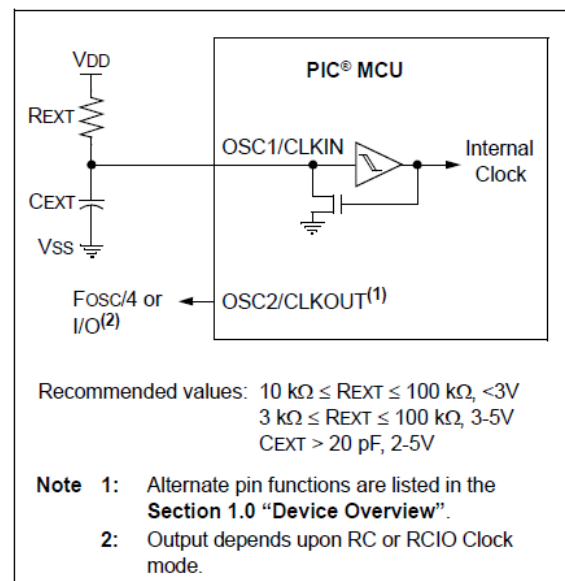
Figura 4. 4.- Circuito para Resonadores cerámico (modo XT o HS)



4.4.4 Modo red R-C externa

EL modo R-C se apoya en una red R-C externa. Esto permite mayor flexibilidad al diseñador a la hora de seleccionar la frecuencia al mismo tiempo que disminuye los costos en aplicaciones que no requieran una gran precisión de reloj. Puede trabajar de dos modos RC y RCIO. En el modo RC, el circuito RC se conecta a OSC1. La salida OSC2/CLKOUT se obtiene la frecuencia de oscilación RC dividida por 4. Esta opción puede utilizarse para señal de reloj para circuitería externa, sincronización, calibración o cualquier otra aplicación. La figura 4.5 muestra el modo de conexión de la red RC.

Figura 4. 5.- Modo RC externa



En el modo de RCIO, el circuito de RC se conecta a OSC1. OSC2 se convierte en un pin de E/S de propósito general. El oscilador de frecuencia RC depende de los valores de la tensión de alimentación, de la resistencia (R_{EXT}) y el condensador (C_{EXT}) y de la temperatura de trabajo. Otros factores que afectan a la frecuencia del oscilador son:

- El umbral de la variación de tensión.
- La tolerancia de los componentes.
- La variación del encapsulado.

El usuario también debe tener en cuenta las variaciones debidas a la tolerancia de los componentes de la red RC externa.

4.5. Modos de Reloj interno

El módulo Oscilador tiene dos osciladores internos independientes, que pueden configurarse o seleccionarse como fuente de reloj del sistema.

- El HFINTOSC (Oscilador interno de alta frecuencia) que está diseñado para trabajar a 8 MHz. El usuario puede ajustar la frecuencia del HFINTOSC por software utilizando el registro OSCTUNE.
- El LFINTOSC (Oscilador Interior de baja frecuencia) Está diseñado y calibrado para trabajar a una frecuencia de 31kHz.

La velocidad del reloj del sistema que utiliza oscilador interno puede seleccionarse por software con los bits IRCF<2:0> del registro OSCON.

El reloj del sistema puede seleccionarse entre las fuentes de reloj externas o internas con el bit SCS del registro OSCCON.

4.5.1 Los modos INTOSC y INTOSCIO

Los modos INTOSC y INTOSCIO configuran los osciladores internos como fuente de reloj del sistema cuando se selecciona con los bits FOSC<2:0> de la palabra de configuración del registro CONFIG1.

EN el modo de INTOSC, OSC1/CLKIN está disponible como pin de E/S de propósito general y en la patilla OSC2/CLKOUT se tiene la frecuencia seleccionada dividida por 4. La señal de CLKOUT puede usarse para mantener un reloj de circuitería externa, señal de sincronización, calibración o prueba de otras aplicaciones.

En el modo INTOSCIO, tanto OSC1/CLKIN como OSC2/CLKOUT están disponibles como E/S de propósito general.

4.5.2 HFINTOSC

El Oscilador interno de alta frecuencia (HFINTOSC) es una fuente de reloj que está calibrado a 8 MHz. Puede modificarse la frecuencia del HFINTOSC por software a través del registro OSCTUNE.

La salida del oscilador HFINTOSC está conectado a un postescalador y a un multiplexor que permite seleccionar por software una de siete frecuencias a través de los bits IRCF<2:0> del registro OSCCON (ver la figura 4.1).

El Oscilador HFINTOSC se habilita cuando se selecciona una frecuencia entre 8MHz y 125 kHz a través de los bits IRCF<2:0> del registro OSCCON, siempre que estos no tomen el valor 000. Entonces, para habilitar las dos velocidades se pone a "1" el bit de selección de fuente de reloj (SCS), bit 0 del registro OSCCON y también se debe poner a "1" el bit IESO de la palabra de configuración del registro CONFIG1.

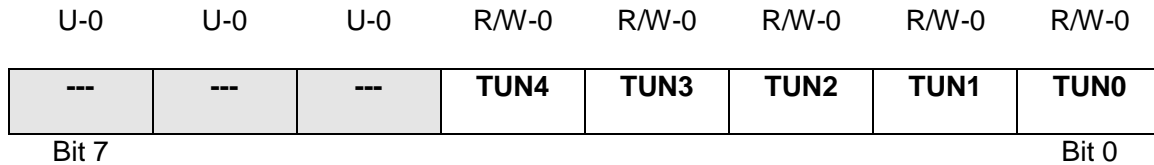
4.5.2.1 El registro OSCTUNE (90h)

El HFINTOSC se fábrica calibrado pero puede ajustarse por software en el registro OSCTUNE.

El valor predefinido del registro OSCTUNE es '0', y dispone de 5 bits para complementar su valor.

Cuando el registro OSCTUNE se modifica, la frecuencia de HFINTOSC modificará su frecuencia. La ejecución del código continúa durante este cambio. No hay ningún indicador de que se ha producido el cambio. El registro OSCTUNE no afecta al oscilador LFINTOSC. Ni en características que dependan del LFINTOSC como fuente de reloj, temporizador Power-up (PWRT), perro guardián (WDT), Fail-Safe Clock (FSCM) y periféricos, no son afectados por el cambio de frecuencia.

OSCTUNE: OSCILLATOR TUNING REGISTER (Registro de Puesta a Punto del Oscilador).



bit 7-5: no implementado se lee como 0

bit 4-0: TUN<4:0> bits de puesta a punto de la frecuencia

01111 = Máxima frecuencia

01110 =

.

.

.

00001 =

00000 = El oscilador trabaja a la frecuencia de calibración

11111 =

.

.

.

10000 = Mínima frecuencia.

4.5.3 LFINTOSC

El Oscilador interno de baja frecuencia (LFINTOSC) está calibrado para trabajar como fuente de reloj a una frecuencia de 31KHz.

La salida del LFINTOSC está conectada a un multiplexor (ver figura 4.1). Para seleccionar los 31kHz por software se utilizan los bits IRCF<2:0> del registro OSCCON. El LFINTOSC también es la base de tiempos para el Power-Up (PWRT), el perro guardián (WDT) y el Fail-Safe Clock Monitor (FSCM).

EL LFINTOSC se habilita seleccionando los 31kHz poniendo a 0 los bits IRCF<2:0> del registro OSCCON y seleccionándolo como fuente reloj del sistema (bit SCS=1 del registro OSCCON) o cuando se habilitan alguna de estas opciones:

- Las dos velocidades poniendo a 1 el bit IESO de la palabra de

configuración y los bits IRCF<2:0> = 000 del registro OSCCON.

- La temporización de Power-up (PWRT)
- La temporización del Perro guardián (WDT)
- El Fail-Safe Clock (FSCM)

El bit LTS del registro OSCCON indica si el oscilador interno LFINTOSC es estable o no.

4.5.4 Bits de selección de frecuencias (IRCF)

La salida de 8MHz del HFINTOSC y de 31kHz del LFINTOSC se conectan a un postscaler y a un multiplexor (ver figura 4.1). La frecuencia del oscilador interno se selecciona con los bits IRCF<2:0> del registro OSCCON. Puede seleccionarse una de las siguientes ocho frecuencias por software:

- 8 MHz
- 4 MHz (el Valor por defecto después de Restablezca)
- 2 MHz

- 1 MHz
- 500 KHZ
- 250 KHZ
- 125 KHZ
- 31 KHZ (LFINTOSC)

Después de cualquier Reset, los bits IRCF <2:0> del registros OSCCON se ponen a '110' y se selecciona la frecuencia de 4MHz. El usuario puede modificar los bits IRCF para seleccionar una frecuencia distinta.

4.5.5 HFINTOSC Y LFINTOSC conmutación de los relojes

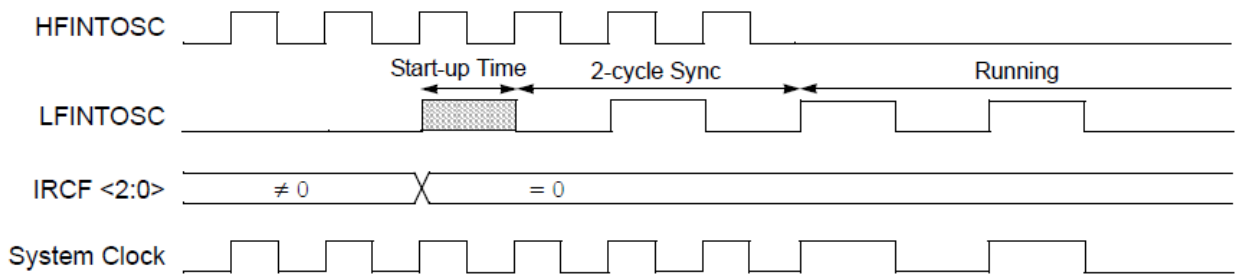
Al conmutar entre el LFINTOSC y el HFINTOSC, el nuevo oscilador permite realizar un ahorro de energía (ver figura 4.6). Si este es el caso, hay un retardo después de modificar los bits IRCF<2:0> del registro de OSCCON para seleccionar las frecuencias. Los bits LTS y HTS del registro OSCCON reflejan el estado activo de los osciladores internos LFINTOSC y

HFINTOSC. La selección de frecuencias se realiza como sigue:

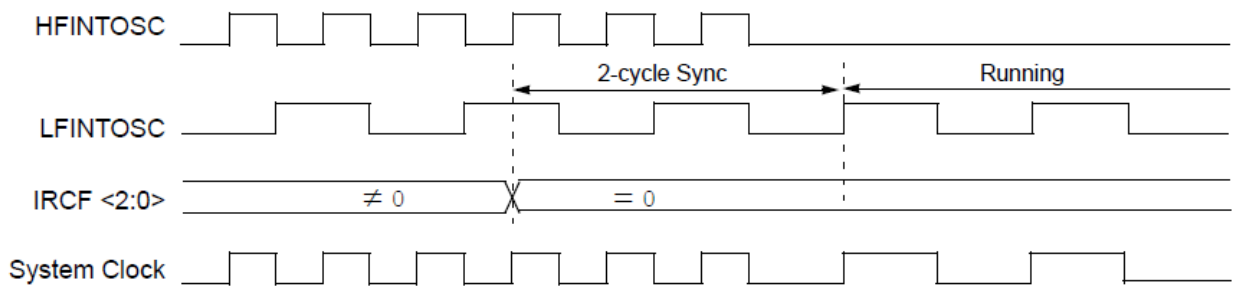
1. Se modifican los bits IRCF <2:0> del registro OSCCON
2. EL nuevo reloj se pone a nivel bajo , el reloj se pone en marcha después de un retardo.
3. La circuitería de conmutación espera un flanco de bajada del reloj actual
4. El CLKOUT se mantiene a nivel bajo y la circuitería espera que en el reloj aparezca un flanco ascendente.
5. CLKOUT se conecta ahora con el nuevo reloj. Los bits LTS y HTS de registro OSCCON se actualizan como corresponda.
6. La conmutación de reloj está ahora completada.

Si la velocidad del oscilador interno se selecciona entre 8MHz y 125kHz, no hay ningún retardo para la nuevas frecuencias. Esto es por las nuevas y viejas frecuencias derivan del HFINTOSC a través del postscaler y el multiplexor.

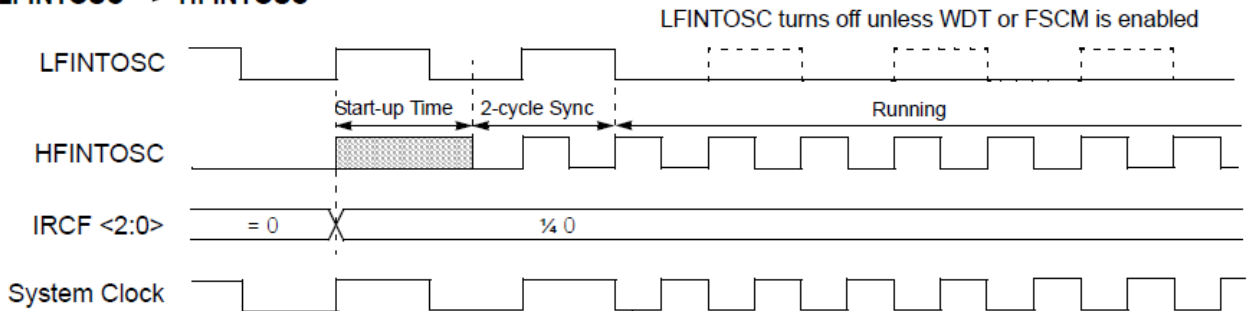
HFINTOSC → LFINTOSC (FSCM and WDT disabled)



HFINTOSC → LFINTOSC (Either FSCM or WDT enabled)



LFINTOSC → HFINTOSC



4.6. reloj Cambiando

La fuente de reloj del sistema puede cambiarse entre las fuentes del reloj internas y externas por software con el bit SCS del registro OSCCON.

4.6.1 Bit de Selección del reloj del sistema (SCS)

El bit de selección de reloj del sistema SCS del registro OSCCON selecciona la fuente del reloj del sistema que utiliza la CPU y los periféricos.

- Cuando el bit SCS del registros OSCCON es "0", la fuente del sistema se determina por los bits FOSC<2:0> de la palabra de configuración CONFIG1.
- Cuando el bit SCS del registro OSCCON es "1", la fuente de reloj del sistema seleccionada es la del oscilador interno de acuerdo con los bits IRCD<2:0> del registro OSCCON. Después de un reset, el bit SCS del registro OSCCON siempre se pone a cero.

Nota.- Cualquier conmutación automática del reloj, que pueda ocurrir con el reloj de dos velocidades o Fail-Safe Clock Monitor, no actualiza el bit SCS del registro OSCCON. El usuario puede supervisar el valor del bit OSTS del registro OSCCON para determinar la fuente del reloj actual.

4.6.2 Bit de estado de funcionamiento del oscilador (OSTS)

El bit de estado de funcionamiento del Oscilador (OSTS) del registro OSCCON, indica si el reloj del sistema que está activo es la fuente de reloj externa, definida por los bits FOSC<2:0> de la palabra de configuración CONFIG1, o si la fuente es de un reloj interno. En particular, OSTS indica si el Oscillator Start-up Timer (OST) ha activado los modos LP, XT o HS.

4.7. Modo puesta en marcha del reloj de dos velocidades.

EL modo de dos velocidades proporciona ahorro de consumos adicionales minimizando la latencia entre la puesta en marcha del oscilador externo y la ejecución del código. En aplicaciones que hacen mucho uso del modo sleep, el trabajo a del oscilador de dos velocidades reduce el tiempo del despertar y se puede reducir el consumo de alimentación del dispositivo.

Este modo permite la aplicación a despertar del modo sleep, realizar unas instrucciones que usan el INTOSC como fuente de reloj y despertar sin esperar a que sea estable el oscilador primario.

Nota: La ejecución de la instrucción **sleep** aborta el funcionamiento del oscilado y causa que el bit OSTS del registro OSCCON se ponga a cero.

Cuando el modulo oscilador se configura para los modos LP, XT o HS

El bit OST se habilita. EL OST suspenderá la ejecución del programa hasta 1024 cuentas de oscilación. EL modo de dos velocidades minimiza el retardo de la ejecución del código trabajando el oscilador interno como mientras el OST está contando. Cuando el OST alcanza la cuenta de 1024 el bit OSTS del registro OSCCON se fija, y se conmuta a la ejecución del oscilador externo.

4.7.1 Configuración del modo de trabajo a dos velocidades.

La configuración del modo de trabajo a dos velocidades tiene los siguientes pasos:

- El bit IESO=1 (de la palabra de configuración CONFIG1); Internal/External Switchover (habilita el modo de funcionamiento de dos velocidades)

- El bit SCS (del registro OSCCON) =0
- Los bit FOSC<2:0> de la palabra de configuración del registro 1 (CONFIG1) configurado para los modos LP, XT o HS.
- El modo de dos velocidades se entra después:
- Power-on Reset (POP) y si se habilito después del tiempo del Power-up Timer (PWRT) o por el despertar de un sleep.

Si el oscilador del reloj se configura para un modo distinto de LO, XT o modo HS, entonces las dos velocidades no es válido. Esto es porque el oscilador del reloj externo no requiere tiempo de estabilización después de un POR o un sleep.

4.7.2 Secuencia de activación del modo de dos velocidades.

1. Salir de un Power-on Reset (POP) o de un sleep
2. Las instrucciones comienzan la ejecución por el oscilador interno puesto por los bits IRCF<2:0> del registro OSCCON.
3. El OST cuenta hasta 1024 ciclos de reloj
4. EL OST se pone en marcha por el flanco de bajada del oscilador interno
5. El bit OSTS se pone a 1.
6. El reloj del sistema se espera hasta el próximo flanco de bajada del reloj (Modo LP, XT o HS)
7. El rejoy del sistema cambia a la fuente de reloj externa.

4.7.3 Comprobación de estado del reloj de dos velocidades.

El bit de verificación de estado OSTS del registro OSCCON, confirmará si el microcontrolador está trabajando con una fuente de reloj externa, como se defina por los bits FOSC2 <2:0> de la palabra de configuración CONFIG1, o por el oscilador interno.

Figura 4. 6.- Arranque de las dos velocidades.

