

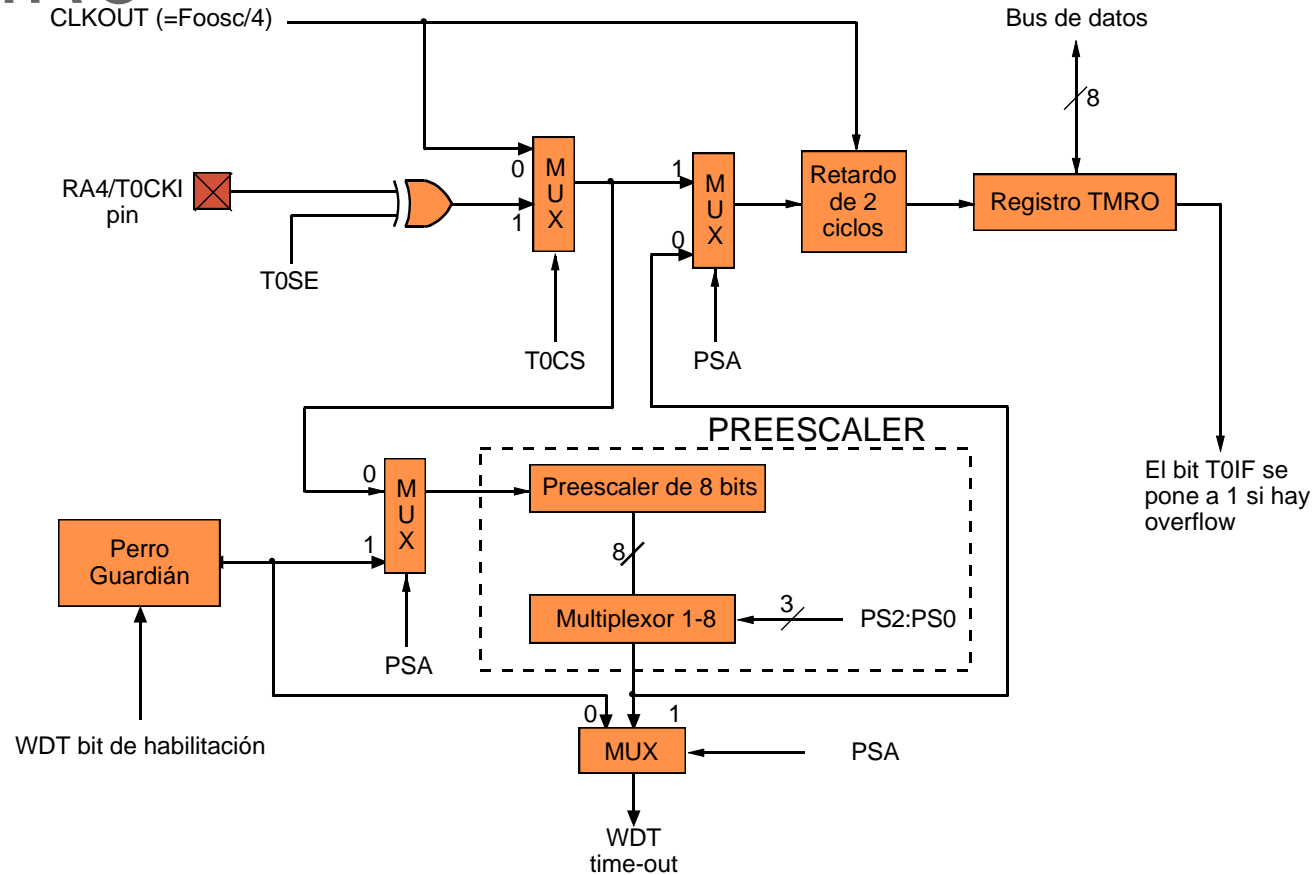
LOS PIC16F88X: EL TIMERO

IES Juan de la Cierva



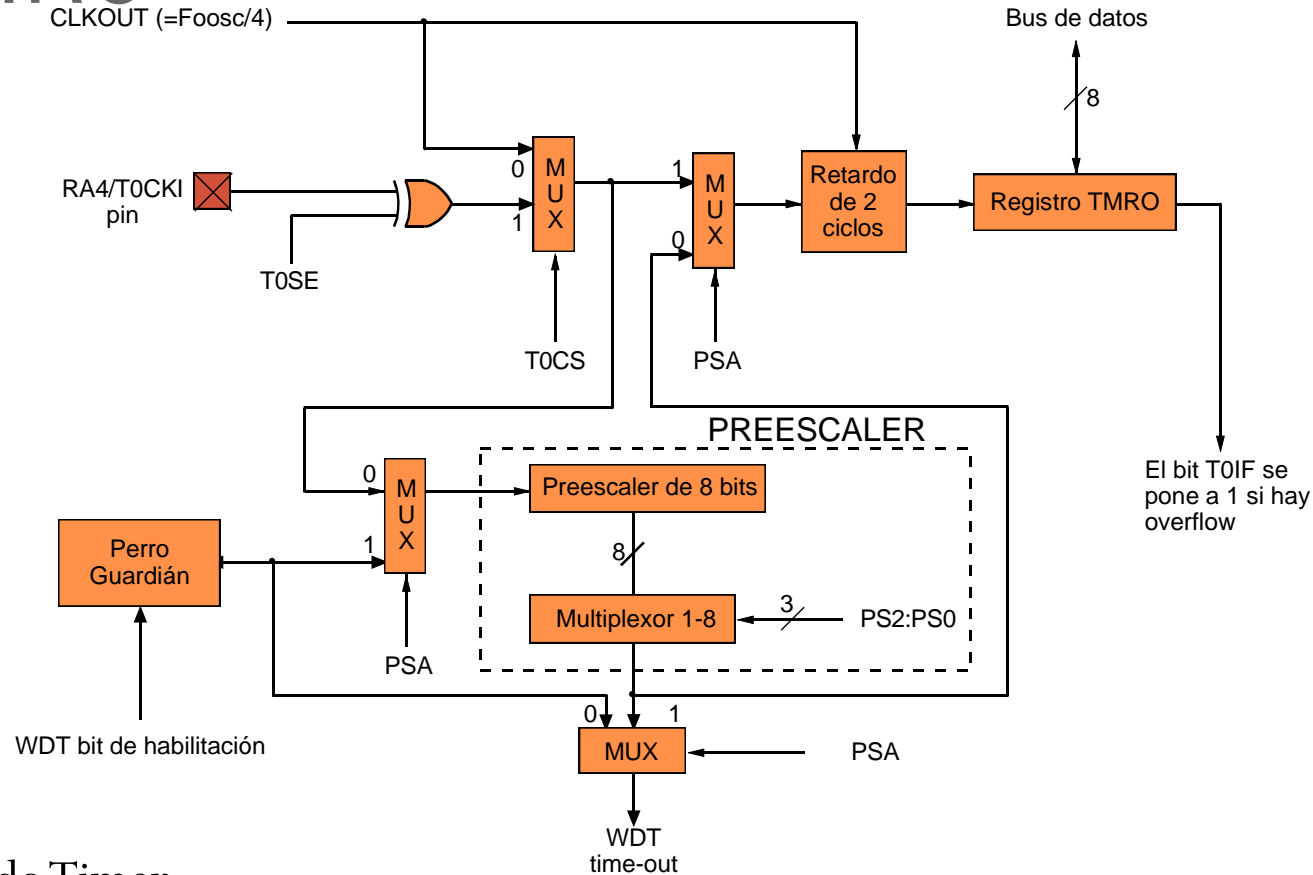
Aprendizaje de la Electrónica a través de la Robótica

TMRO



- Se trata de un contador de 8 bits
 - Con capacidad de Lectura/Escritura
 - Con preescaler de 8 bits
 - Con capacidad para generar interrupción por desbordamiento

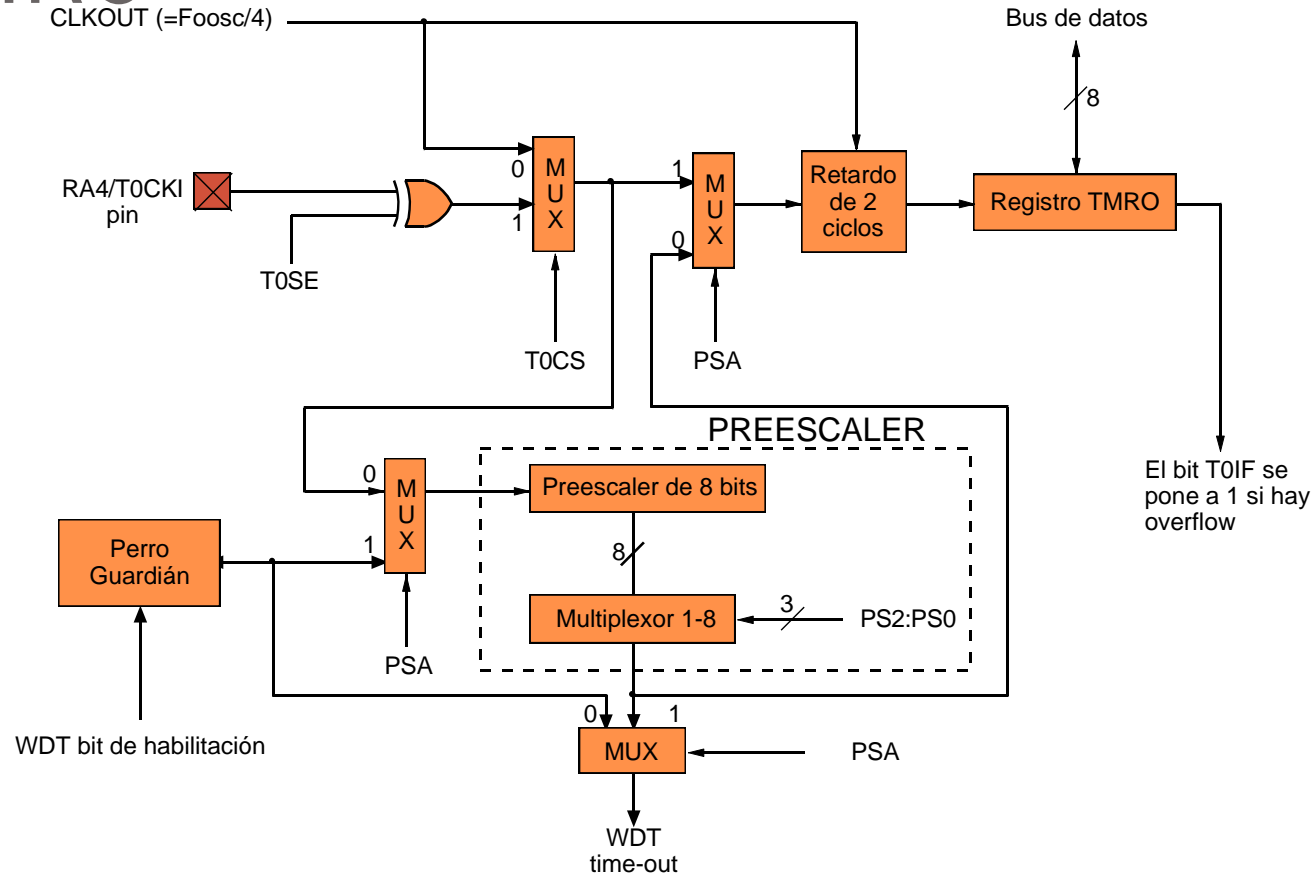
TMRO



- **Modo Timer**

- Se activa con T0CS=0
- Se incrementa con cada ciclo de instrucción
- Si escribimos en TMR0 se inhibe durante dos ciclos

TMRO

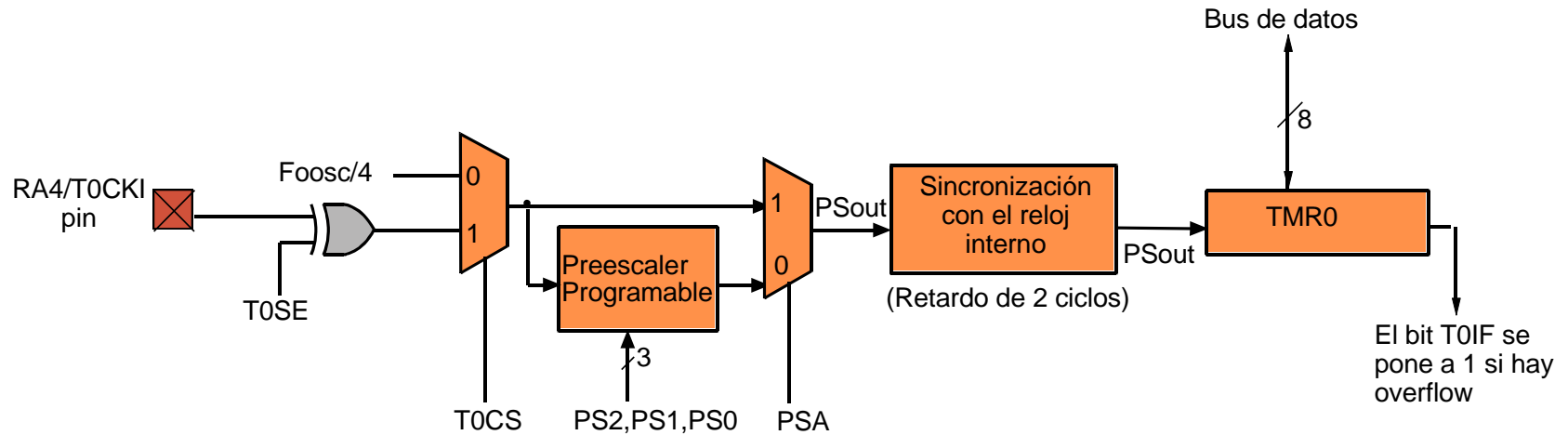


El bit TOIF se pone a 1 si hay overflow

- **Modo Contador**

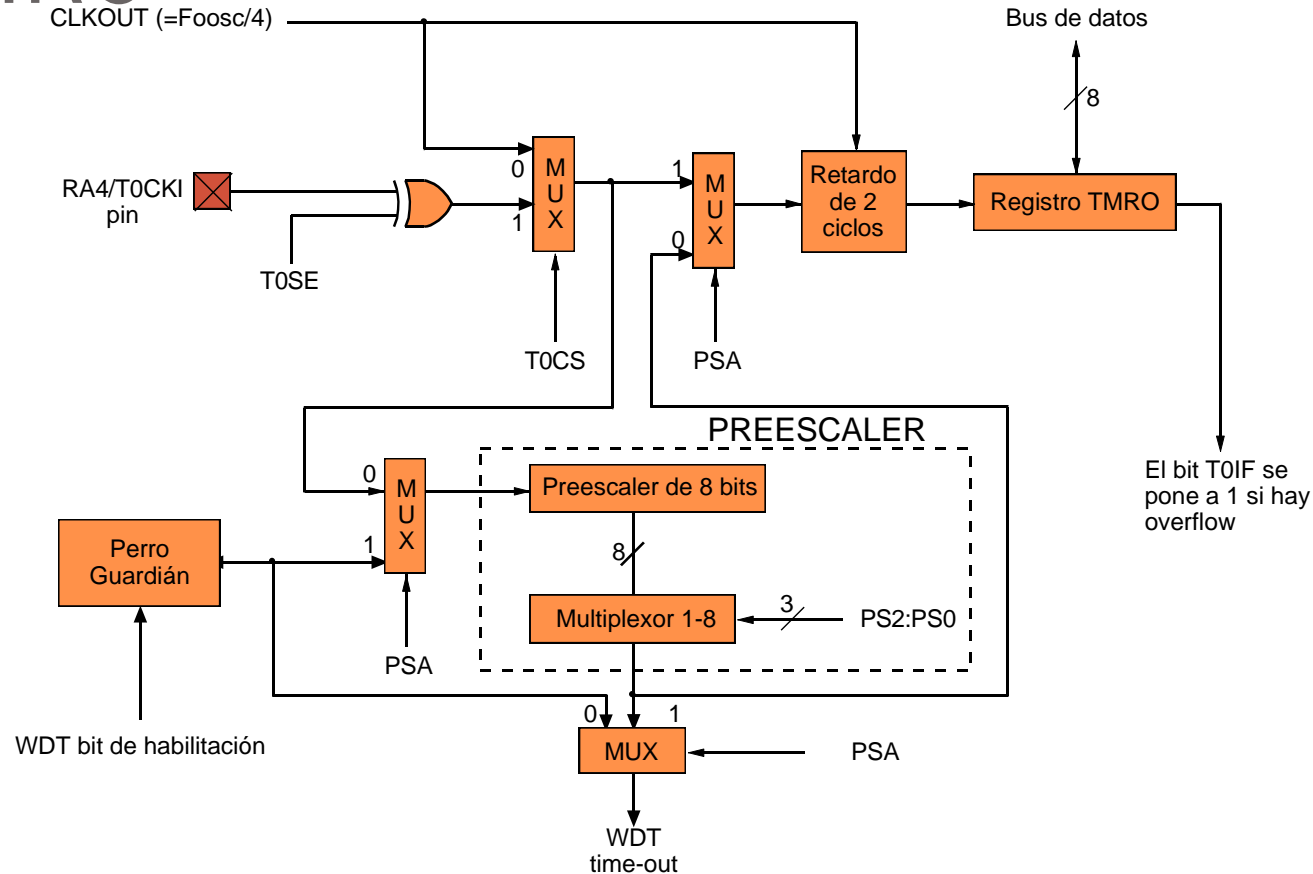
- Se activa con T0CS
- Se incrementa con los flancos que llegan por RA4/T0CKI
- Elegimos el flanco con el bit T0SE

TMRO



- Cuando se pasa de FFh a 00h ocurre lo siguiente:
 - Se activa el Flag T0IF (se borra por software)
 - Si se habilita el bit T0IE se genera interrupción
 - No saca al microcontrolador de un modo SLEEP

TMRO



El bit TOIF se pone a 1 si hay overflow

- El preescaler se usa con el Timer0 o con el Watchdog
 - Se elige el TMR0 poniendo PSA=0
 - Se establece el preescaler con los bits PS2-PS0
 - Al escribir en el TMR0 se borra el Preescaler

Registro OPTION_REG (81h,181h)

R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1
RBPU	INTED	T0SC	T0SE	PSA	PSA2	PSA1	PSA0
bit7							bit 0

RBPU# : Resistencia Pull-up Puerto B

1: Desactivadas para el PIC16F87X (para el 16C84 es al contrario)

0: Activadas para el PIC16F87X (para el 16C84 es al contrario)

INTEDG: Flanco activo control de interrupciones

1: Flanco Ascendente

0: Flanco Descendente

Registro OPTION_REG (81h,181h)

R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1
RBPU	INTED	T0SC	T0SE	PSA	PS2	PS1	PS0
bit7							bit 0

T0CS: Tipo de Reloj para TMR0

- 1: Pulsos introducidos a través de T0CK1 (Contador)
- 0: Pulsos de reloj interno $F_{osc}/4$ (Temporizador)

T0SE: Tipo de flanco en T0CK1

- 1: Incremento de TMR0 cada flanco descendente
- 0: Incremento de TMR0 cada flanco ascendente

PSA: Asignación del divisor de frecuencia

- 1: El divisor de frecuencia se asigna al WDT
- 0: El divisor de frecuencia se asigna al TMR0

Registro OPTION_REG (81h,181h)

R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1
RBPU	INTED	T0SC	T0SE	PSA	PS2	PS1	PS0
bit7							bit 0

PS2:PS0: Rango con el que actúa el Divisor de frecuencia

PS2	PS1	PS0	Divisor del TMR0	Divisor del WDT
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

REGISTROS ASOCIADOS AL TMRO

Dirección	Nombre	bit7	bit6	bit6	bit4	bit3	bit2	bit1	BIT0	Valor ON POR, BOR	Valor otro Reset
01h,101h	TMRO									xxxx xxxx	uuuu uuuu
0Bh,8Bh, 10Bh, 18Bh	INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF	0000 000x	0000 000u
81h,181h	OPTION_REG	RBPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111

Centros participantes en el proyecto: “Aprendizaje de la Electrónica a través de la Robótica” 2009-2011



- IES Politécnico Jesús Marín (Málaga)
- IES Juan de la Cierva (Madrid)
- IES Luis de Lucena (Guadalajara)
- IES María Moliner (Segovia)
- IES Joan Miró (San Sebastián de los Reyes. Madrid)
- IES Virgen de las Nieves (Granada)
- IES Torreón del Alcázar (Ciudad Real)